日本国特許庁

PATENT OFFICE
JAPANESE GOVERNMENT

EU **17.12.98**

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 Date of Application:

1997年12月17日

REC'D 1 2 FEB 1999
WIPO PCT

出 願 番 号 Application Number:

平成 9年特許願第364606号

株式会社ケンウッド

PRIO

ZZNT

1999年 1月29日

特許庁長官 Commissioner, Patent Office 保佐山建門

特平 9-3646

【書類名】 特許願

【整理番号】 P05-970714

【提出日】 平成 9年12月17日

【あて先】 特許庁長官殿

【国際特許分類】 H04K 9/06

【発明の名称】 受信機

【請求項の数】 1

【発明者】

【住所又は居所】 東京都渋谷区道玄坂1丁目14番6号 株式会社ケンウ

ッド内

【氏名】 白石 憲一

【特許出願人】

【識別番号】 000003595

【住所又は居所】 東京都渋谷区道玄坂1丁目14番6号

【氏名又は名称】 株式会社ケンウッド

【代理人】

【識別番号】 100088063

【弁理士】

【住所又は居所】 東京都八王子市北野町24番地の1 共立リライアンス

子安 I I 3 0 8 号室

【氏名又は名称】 坪内 康治

【電話番号】 0426-44-5502

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9400139

【書類名】 明細書

【発明の名称】 受信機

【特許請求の範囲】

【請求項1】 相数の異なる複数種のPSK変調方式により変調されたディジタル信号が時間多重されたPSK被変調信号を、搬送波再生手段で再生された搬送波を用いて復調し、I、Qシンボルストリームデータを出力する復調手段と、復調手段から出力されたI、Qシンボルストリームデータの送信側に対する位相回転角を検出する受信信号位相回転角検出手段と、復調手段から出力されたI、Qシンボルストリームデータの位相を、受信信号位相回転角検出手段で検出された位相回転角分だけ逆位相回転して出力する逆位相回転手段と、を備え、復調手段の搬送波再生手段は、変調方式別に、復調後の種々のI、Qシンボルストリームデータ組に対する搬送波位相誤差データを記憶した位相誤差テーブルを有し、復調手段が或る変調方式部分を復調している間、該当する変調方式の位相誤差テーブルから復調後のI、Qシンボルストリームデータに対応する位相誤差データを読み出し、搬送波の位相を修正するようにした受信機において、

搬送波再生手段は、復調手段が受信信号の或る変調方式部分を復調している間、該当する変調方式の位相誤差テーブルから、逆位相回転手段から出力された復調後のI、Qシンボルストリームデータに対応する位相誤差データを読み出し、搬送波の位相を修正するようにしたこと、

を特徴とする受信機。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】

本発明は受信機に係り、とくに、階層化伝送方式などで、2相と8相、または、2相と4相、または4相と8相、または2相と4相と8相など、相数の異なる複数種のPSK変調方式により変調されたディジタル信号が時間多重されたPSK被変調信号を、搬送波再生手段で再生された搬送波を用いて復調し、I、Qシンボルストリームデータを出力する受信機に関する。

[0002]

【従来の技術】

必要とするC/Nが異なる複数の変調方式、例えば8PSK被変調波、QPS K被変調波、BPSK被変調波を時間多重し、フレーム毎に繰り返し伝送するようにした階層化伝送方式によるディジタル衛星TV放送の実用化が進められている。

[0003]

図9 (1) は階層化伝送方式におけるフレーム構成例を示す説明図である。1 フレームは、BPSK変調された32シンボルから成るフレーム同期信号パター ン(32シンボル内で実際にフレーム同期信号として使うのは後半の20シンボ ル)、BPSK変調された128シンボルから成る伝送多重構成識別のためのT MCC (Transmission and Multiplexing Configuration Control) パターン、 3 2 シンボルから成るスーパーフレーム識別信号パターン (3 2 シンボル内で実 際にスーパーフレーム識別信号として使うのは後半の20シンボル)、8PSK (トレリスコーディック8PSK)変調された203シンボルの主信号、擬似ラ ンダム雑音(PN)信号がBPSK変調された4シンボルのバーストシンボル信 号(BS)、8PSK(トレリスコーディック8PSK)変調された203シン ボルの主信号、擬似ランダム雑音(PN)信号がBPSK変調された4シンボル のバーストシンボル信号(BS)、・・、QPSK変調された203シンボルの 主信号、擬似ランダム雑音(PN)信号がBPSK変調された4シンボルのバー ストシンボル信号(BS)、QPSK変調された203シンボルの主信号、BP SK変調された4シンボルのバーストシンボル信号(BS)の順序で構成されて いる。

[0004]

階層化伝送方式によるディジタル被変調波(PSK被変調波)を受信する受信機では、受信回路で受信した受信信号の中間周波信号が復調回路により復調されて、互いに直交関係にある I 軸と Q 軸のシンボル毎の瞬時値を表す 2 系列の I、Q ベースバンド信号(以下、I、Q ベースバンド信号をI、Q シンボルストリームデータとも記す)が得られる。この復調した I、Q ベースバンド信号からフレーム同期信号を捕捉し、捕捉したフレーム同期信号の信号点配置から現在の受信

信号位相回転角を求め、求めた受信信号位相回転角を元に、復調されたI、Qベースバンド信号を逆位相回転させることによって、送信信号位相角に一致させる 絶対位相化を絶対位相化回路により行っている。

[0005]

従来の階層化伝送方式によるPSK被変調波を受信する受信機の絶対位相化回路は図10に示すように、復調回路1の出力側に設けられてフレーム同期信号の捕捉を行うフレーム同期信号捕捉手段としてのフレーム同期検出/再生回路2、ROMからなる逆位相回転手段としてのリマッパ7、受信信号位相回転角検出手段としての受信信号位相回転角検出回路8により構成されている。9は図9(1)に示す伝送多重構成の識別を行う伝送構成識別回路であり、2ビットの変調方式識別信号DMを出力する。

[0006]

[0007]

ここで、送信側における各変調方式毎のマッピングについて図11を用いて説明する。図11(1)は変調方式に8PSKを用いた場合のI-Q位相面(I-Qベクトル面またはI-Q信号スペースダイアグラムともいう)での信号点配置

[0008]

図11(1)に示す例ではビット列(000)を信号点配置"0"に、ビット列(001)を信号点配置"1"に、ビット列(011)を信号点配置"2"に、ビット列(010)を信号点配置"3"に、ビット列(100)を信号点配置"4"に、ビット列(101)を信号点配置"5"に、ビット列(111)を信号点配置"6"に、ビット列(111)を信号点配置"6"に、ビット列(1110)を信号点配置"7"に変換している。

[0009]

図11(2)は変調方式にQPSKを用いた場合のI-Q位相面での信号点配置を示し、QPSK変調方式では2ビットのディジタル信号(de)を1シンボルで伝送できて、該シンボルを構成するビットの組み合わせは(00)、(01)、(10)、(11)の4通りである。図11(2)の例では例えばビット列(00)を信号点配置"1"に、ビット列(01)を信号点配置"3"に、ビット列(11)を信号点配置"5"に、ビット列(10)を信号点配置"7"に変換する。

[0010]

図11(3)は変調方式にBPSKを用いた場合の信号点配置を示し、BPS K変調方式では1ビットのディジタル信号(f)を1シンボルで伝送する。ディ ジタル信号(f)は例えばビット(0)を信号点配置"0"に、ビット(1)を 信号点配置"4"に変換される。なお、各変調方式の信号点配置と配置番号の関 係は、8BPSKを基準にして信号点配置と配置番号との関係を同一にしてある

階層化伝送方式におけるQPSKとBPSKのI軸及びQ軸は8PSKのI軸及びQ軸と一致している。

[0011]

受信搬送波の位相と搬送波再生回路10で再生した基準搬送波 f_{C1}、 f_{C2}の位相とが一致していれば、送信側でのI-Q位相面上の信号点配置"0"~"7"に対応付けたディジタル信号を受信した時の受信側のI、Qベースバンド信号I(8)、Q(8)によるI-Q位相面上の受信信号点の位相は送信側と一致する。よって、送信側での信号点配置とディジタル信号との対応関係(図11参照)をそのまま用いて、受信信号点の信号点配置から受信したディジタル信号を正しく識別できる。

[0012]

[0013]

具体的には、搬送波再生回路 100 VCO(電圧制御発振器) 11 を送信搬送波周波数で発振させることで基準搬送波 f_{C1} を作成し、また VCO 11 の発振信号を 90 の 移相器 12 で位相を 90 。 遅らせて基準搬送波 f_{C2} を作成する。 そして、 VCO 11 の制御電圧を可変することで、基準搬送波 f_{C1} , f_{C2} の位相を可変できるようにしてある。

搬送波再生回路 1 0 には、8 P S K、Q P S K、B P S K の各変調方式別に、 I、Qベースバンド信号 I (8)、Q(8)の種々のデータ組と、量子化ビット

数8ビット(2の補数系)の搬送波位相誤差データ(以下、単に位相誤差データともいう) $\Delta \phi$ (8) の対応関係をテーブルにした各々、ROMで構成された位相誤差テーブル13、14-1と14-2、15-1~15-4が設けてある(図12参照)。各位相誤差テーブル13、14-1と14-2、15-1~15-4にはI、Qベースバンド信号I(8)、Q(8)が並列に入力される。後述するセレクタにより選択的にイネーブルとされた位相誤差テーブルは、復調回路1から入力したI、Qベースバンド信号I(8)、Q(8)に対応する位相誤差データ $\Delta \phi$ (8) を出力するようになっている。

[0014]

位相誤差テーブル13は8PSK用であり、復調回路1から入力されるI、Q ベースバンド信号 I (8)、Q(8)の示す受信信号点の I - Q位相面上での位 相角φ (図13参照)と位相誤差データΔφ (8)との関係が図15の如く構成 されている。セレクタ16は復調回路1からの1、Qベースバンド信号1(8) 、Q(8)の出力に同期したシンボルレートのクロックCLK $_{ ext{SYB}}$ (図 9 (2) 参照)に従い、復調回路1がBPSK変調方式によるディジタル被変調波を復調 している間(後述する伝送構成識別回路9からの変調方式識別信号DMにより指 定される)、位相誤差テーブル13だけをイネーブル(アクティブ)とし、復調 回路1が1シンボル分のI、Qベースバンド信号I(8)、Q(8)を出力する 度に、該 I (8)、Q (8)の組データに対応する位相誤差データ $\Delta \phi$ (8)を 読み出す。この位相誤差データ Δ φ (8) は D / A 変換器 17で位相誤差電圧に 変換されたあと、LPF18で低域成分が取り出されて制御電圧としてVCO1 1に印加される。位相誤差データムφ(8)が0であれば、LPF18の出力は 変化せず、基準搬送波 f_{C1} , f_{c2} の位相は変化しないが、位相誤差データ $\Delta \phi$ (8) が+であればLPF18の出力が大きくなり、基準搬送波 f_{C1} 、 f_{c2} の位相 が遅れ、逆に、位相誤差データ $\Delta \phi$ (8) が一であればLPF18の出力が小さ くなり、基準搬送波f_{C1}、f_{c2}の位相が進む。

[0015]

位相誤差テーブル13では、 ϕ と最寄りの信号点配置"0"~"7"の位相との差が位相誤差データ $\Delta\phi$ (8)となっている。よって、送信側での8 P S K 変

[0016]

位相誤差テーブル14-1、14-2はQPSK用であり、I、Qベースバンド信号I(8)、Q(8)の示す受信信号点のI-Q位相面上での位相角 ϕ と位相誤差データ Δ ϕ (8)との関係が図16、図17の如く構成されている。通常受信時、セレクタ16はシンボルレートのクロック CLK_{SYB} に従い、復調回路1がQPSK変調方式によるディジタル被変調波を復調している間、受信信号位相回転角 Θ が0、 $2\pi/4$ 、 $4\pi/4$ 、 $6\pi/4$ の場合、位相誤差テーブル14 -1だけをイネーブルとし、復調回路1が1シンボル分のI、Qベースバンド信号I(8)、Q(8)を出力する度に、該I(8)、Q(8)の組データに対応する位相誤差データ Δ ϕ (8)を位相誤差テーブル14 -1から読み出す。

[0017]

位相誤差テーブル14-1では、 ϕ と最寄りの信号点配置"1"、"3"、"5"、"7"の位相との差が位相誤差データ Δ ϕ となっている。よって、送信側でのQPSK変調方式での位相 π /4、 3π /4、 5π /4、 7π /4の信号点配置"1"、"3"、"5"、"7"のディジタル信号が、各々、受信側のI-Q位相面上で前記 Θ だけ回転した位置に修正される。 Θ =0、 2π /4、 4π /4、 6π /4の場合、QPSK変調方式の受信信号点が位相 π /4、 3π /4、 5π /4、 7π /4の所に来る。 Θ を検出し、 $-\Theta$ だけ逆位相回転すれば、信号点配置とディジタル信号の対応関係を送信側と同一にでき(絶対位相化)、簡単

に受信したディジタル信号を識別できる。

[0018]

また、セレクタ16は復調回路10がQPSK変調方式によるディジタル被変調波を復調している間、 $\Theta=\pi/4$ 、 $3\pi/4$ 、 $5\pi/4$ 、 $7\pi/4$ の場合、位相誤差テーブル14-2だけをイネーブルとし、復調回路1が1シンボル分のI、Qベースバンド信号I(8)、Q(8)を出力する度に、該I(8)、Q(8)の組データに対応する位相誤差データ Δ ϕ (8)を位相誤差テーブル14-2から読み出す。

位相誤差テーブル 14-2では、 ϕ と最寄りの信号点配置"0"、"2"、"4"、"6"の位相との差が位相誤差データ Δ ϕ となっている。よって、送信側でのQPS K変調方式での位相 $\pi/4$ 、 $3\pi/4$ 、 $5\pi/4$ 、 $7\pi/4$ の信号点配置"1"、"3"、"5"、"7"のディジタル信号が、各々、受信側の I-Q位相面で前記 Θ だけ回転した位置に修正される。 $\Theta=\pi/4$ 、 $3\pi/4$ 、 $5\pi/4$ 、 $7\pi/4$ の場合、QPS K変調方式の受信信号点が位相 0、00、01、02 を検出し、02 を検出し、03 を検出し、04、03 に来る。03 を検出し、04 を記述されば、送信側と同じ位相とでき(絶対位相化)、信号点配置とディジタル信号の対応関係を送信側と同一にでき、簡単に受信したディジタル信号を識別できる。

[0019]

位相誤差テーブル $15-1\sim15-4$ はBPSK用であり、I、Qベースバンド信号I(8)、Q(8)の示す受信信号点のI-Q位相面上での位相角 ϕ と位相誤差データ Δ ϕ (8)との関係が図18 \sim 図21の如く構成されている。セレクタ16はシンボルレートのクロックCLKSYBに同期して、復調回路1がBPSK変調方式によるディジタル被変調波を復調している間、8PSK変調部分の位相修正による受信信号位相回転角 Θ が0、4 π /4 の場合、位相誤差テーブル14-1だけをイネーブルとし、復調回路1が1シンボル分のI、Qベースバンド信号I(8)、Q(8)を出力する度に、該I(8)、Q(8)の組データに対応する位相誤差データ Δ ϕ (8)を位相誤差テーブル15-1から読み出す。

[0020]

位相誤差テーブル15-1では、 ϕ と最寄りの信号点配置"0"、"4"の位

相との差が位相誤差データ Δ ϕ となっている。よって、送信側でのBPS K変調方式での位相 0、4 π / 4 の信号点配置 "0"、"4"のディジタル信号が、各々、受信側の I - Q位相面で前記 Θ だけ回転した位置に修正される。 Θ = 0、4 π / 4 の場合、BPS K変調方式の受信信号点が位相 0、4 π / 4 の所に来る。

[0021]

また、セレクタ16はBPSK変調方式によるディジタル被変調波を復調している間、 $\Theta=\pi/4$ 、 $5\pi/4$ の場合、位相誤差テーブル15-2だけをイネーブルとし、復調回路1が1シンボル分のI、Qベースバンド信号I(8)、Q(8)を出力する度に、該I(8)、Q(8)の組データに対応する位相誤差データ $\Delta\phi$ (8)を位相誤差テーブル15-2から読み出す。

位相誤差テーブル15-2では、 ϕ と最寄りの信号点配置"1"、"5"の位相との差が位相誤差データ Δ ϕ となっている。よって、送信側でのBPSK変調方式での位相0、 $4\pi/4$ の信号点配置"0"、"4"のディジタル信号が、各々、受信側のI-Q位相面で前記 Θ だけ回転した位置に修正される。 $\Theta=\pi/4$ 、 $5\pi/4$ の場合、BPSK変調方式の受信信号点が位相 $\pi/4$ 、 $5\pi/4$ の所に来る。

[0022]

また、セレクタ16はBPSK変調方式によるディジタル被変調波を復調している間、 $\Theta=2\pi/4$ 、 $6\pi/4$ の場合、位相誤差テーブル15-3だけをイネーブルとし、復調回路1が1シンボル分のI、Qベースバンド信号I(8)、Q(8)を出力する度に、該I(8)、Q(8)の組データに対応する位相誤差データ $\Delta\phi$ (8)を位相誤差テーブル15-3から読み出す。

位相誤差テーブル15-3では、 ϕ と最寄りの信号点配置"2"、"6"の位相との差が位相誤差データ Δ ϕ となっている。よって、送信側でのBPS K変調方式での位相 0、 $4\pi/4$ の信号点配置"0"、"4"のディジタル信号が、各々、受信側の I-Q 位相面で前記 Θ だけ回転した位置に修正される。 $\Theta=2\pi/4$ 、 $6\pi/4$ の場合、BPS K変調方式の受信信号点が位相 $2\pi/4$ 、 $6\pi/4$ の所に来る。

[0023]

更に、セレクタ16はBPSK変調方式によるディジタル被変調波を復調している間、 $\Theta=3\pi/4$ 、 $7\pi/4$ の場合、位相誤差テーブル15-4だけをイネーブルとし、復調回路1が1シンボル分のI、Qベースバンド信号I(8)、Q(8)を出力する度に、該I(8)、Q(8)の組データに対応する位相誤差データ Δ ϕ (8)を位相誤差テーブル15-4から読み出す。

位相誤差テーブル15-4では、 ϕ と最寄りの信号点配置"3"、"7"の位相との差が位相誤差データ Δ ϕ となっている。よって、送信側でのBPSK変調方式での位相0、 $4\pi/4$ の信号点配置"0"、"4"のディジタル信号が、各々、受信側のI-Q位相面で前記 Θ だけ回転した位置に修正される。 Θ =3 $\pi/4$ 、 $7\pi/4$ の場合、BPSK変調方式の受信信号点が位相3 $\pi/4$ 、 $7\pi/4$ の所に来る。BPSK変調方式の受信信号点が位相3 $\pi/4$ 、 $7\pi/4$ の所に来る。BPSK変調の場合も、 Θ を検出し、 $-\Theta$ だけ逆位相回転すれば、送信側と同じ位相とでき(絶対位相化)、信号点配置とディジタル信号の対応関係を送信側と同一にでき、簡単に受信したディジタル信号を識別できる。

[0024]

一方、フレーム同期検出/再生回路2は図22に示す如く、BPSKデマッパ3、同期検出回路40~47、フレーム同期回路5、ORゲート回路53、フレーム同期信号発生器6から構成されている。受信信号位相回転角検出回路8はディレイ回路81、82、0°/180°位相回転回路83、平均化回路85、86、受信位相判定回路87から構成されている。

[0025]

復調回路1から出力されたI、Qベースバンド信号I(8)、Q(8)は、例えばBPSK変調されたフレーム同期信号を捕捉するためフレーム同期検出/再生回路2のBPSKデマッパ部3に入力され、BPSKデマッピングされたビットストリームB0が出力される。BPSKデマッパ部3は例えばROMによって構成されている。

[0026]

次にフレーム同期信号について説明する。前記階層化伝送方式においては、フレーム同期信号は必要とするC/Nが最も低いBPSK変調されて伝送される。 20ビットで構成されるフレーム同期信号のビットストリームは(SOS1…… S18S19) = (11101100110010101000) であり、S0から順次送出される。以下、フレーム同期信号のビットストリームを"SYNCPAT"とも記す。このビットストリームは送信側にて図11(3)に示すBPSKマッピングにより信号点配置"0"または"4"に変換され、変換されたシンボルストリームが伝送される。

[0027]

BPSK変調されて伝送される20ビット、すなわち20シンボルのフレーム 同期信号を捕捉するために、送信側にて変換されるマッピングとは逆に、図23 (1)に示すBPSKデマッピングによって受信シンボルをビットに変換する必要がある。このため、図23(1)に示すように受信側のI-Q位相面上の斜線のエリアに復調信号が受信された場合に(0)、また斜線のない部分に受信された場合に(1)と判定する。すなわち図23(1)において太線で示すBPSK判定境界線によって分けられた2つの判定領域のどちらで受信したかによって出力を(0)または(1)とし、これによりBPSKデマッピングとしている。

[0028]

I、Qベースバンド信号I(8)、Q(8)は前記のBPSKデマッピングを行うためBPSKデマッパ部3に入力され、BPSKデマッパ部3においてBPSKデマッピングされたビットストリームBOが出力される。本明細書においてデマッパとはデマッピングする回路のことを指す。ビットストリームBOは同期検出回路40に入力され、同期検出回路40においてビットストリームBOからフレーム同期信号のビットストリームが捕捉される。

[0029]

次に、同期検出回路40について図24によって説明する。同期検出回路40は直列接続された20個のD-フリップフロップ(以下、D-F/Fという)D19~D0を有し、これらD-F/FD19~D0により、20段のシフトレジスタが構成されている。ビットストリームB0がD-F/FD19に入力され、逐次、D-F/FD0までシフトアップされると同時にD-F/FD19~D0の出力が所定のビットに対して論理反転が施された後アンドゲート51に入力される。アンドゲート51ではD-F/FD19~D0の出力状態(D0D1……D18D19)

が (11101100110100101000) となった場合にアンドゲート 51の出力SYNAOが高電位となる。すなわち、SYNCPATを捕捉した場合SYNAOが高電位になる。

[0030]

同期検出回路40の出力SYNA0はORゲート回路53を介してフレーム同期回路5に入力される。フレーム同期回路5ではORゲート回路53の出力SYAがが一定のフレーム周期毎に繰り返し高電位になることが確認されたときフレーム同期がとれていると判別され、フレーム周期毎にフレーム同期パルスが出力される。

[0031]

通常、必要とするC/Nの異なる複数の変調方式が時間多重されてフレーム毎に繰り返し伝送されてくる階層化伝送方式においては、それらの多重構成を示すヘッダデータが多重されている(図9(1)のTMCCパターン)。伝送構成識別回路9はフレーム同期検出/再生回路2でフレーム同期がとれていると判別された後、フレーム同期回路5から入力したBPSKデマッパ後のビットストリームから多重構成を示すTMCCを抽出し、解読して現在のI、Qベースバンド信号I、Qが如何なる変調方式によるものかを示す変調方式識別信号DMをセレクタ16等に出力する(図9(2)参照)。また、受信信号位相回転角検出回路8は、フレーム同期検出/再生回路2でフレーム同期がとれていると判別された後、フレーム同期信号発生器6から出力される再生フレーム同期信号に基づき、受信信号位相回転角のを検出し、3ビットの受信信号位相回転角信号AR(3)をリマッパ7、搬送波再生回路10のセレクタ16等に出力する。

[0032]

搬送波再生回路 100 でレクタ 16 は、伝送構成識別回路 9 から変調方式識別信号 DM が入力され、かつ、受信信号位相回転角検出回路 8 から受信信号位相回転角信号 AR (3) が入力された以降、変調方式及び受信信号位相回転角 9 に対応した位相誤差テーブルから位相誤差データ 4 (8) を読み出し、4 と 4 と

[0033]

よって、伝送構成識別回路 9 が多重構成を識別し、受信信号位相回転角検出回路 8 が受信信号位相回転角 Θ を検出するまでは、復調回路 1 は常に 8 P S K 復調回路として動作するため、復調回路 1 における搬送波再生回路 1 0 にて再生された基準搬送波 \mathbf{f}_{C1} 、 \mathbf{f}_{C2} の位相状態によっては受信信号点が送信側に対し $\mathbf{\Theta}=\mathbf{m}_{\times\pi/4}$ (mは $0\sim7$ の内の 1 つの整数) 位相回転する。

[0034]

すなわち、図11(3)に示す如く送信側においてビット(0)に対して信号点配置 "0"に、またビット(1)に対して信号点配置 "4"にBPSKマッピングされたフレーム同期信号のシンボルストリームの受信信号点は、基準搬送波 f_{C1} 、 f_{C2} の位相状態によっては送信側と同じく Θ =0である信号点配置 "0"、"4"に現れる場合と、 Θ = π /4位相回転した信号点配置 "1"、"5"に 現れる場合と、 Θ = 2π /4位相回転して信号点配置 "2"、"6"に現れる場合と、 Θ = 3π /4位相回転した信号点配置 "3"、"7"に現れる場合と、 Θ = 4π /4位相回転して信号点配置 "4"、"0"に現れる場合と、 Θ = 5π /4位相回転した信号点配置 "4"、"0"に現れる場合と、 Θ = 6π /4位相回転して信号点配置 "5"、"1"に現れる場合と、 Θ = 6π /4位相回転して信号点配置 "7"、"3"に現れる場合と、 Θ = 7π /4位相回転して信号点配置 "7"、"3"に現れる場合と、 Θ = 7π /4位相回転して信号点配置 "7"、"3"に現れる場合と、 Θ = 7π /4位相回転して信号点配置 "7"、"3"に現れる場合というように、復調されたフレーム同期信号の位相状態は8通りある。このため、どのような位相においてフレーム同期信号が復調された場合にもそれを捕捉できなくてはならない。

[0035]

したがって、BPSKデマッパ部3は図25に示すように Θ =0(m=0)、 Θ = π /4(m=1)、 Θ =2 π /4(m=2)、……、 Θ =6 π /4(m=6)、 Θ =7 π /4(m=7)の位相回転に対応させたBPSKデマッパ30~37にて構成されている。

[0036]

図23 (2) は復調されたフレーム同期信号のシンボルストリームが $\Theta=\pi$ / 4位相回転しており、ビット (0) が信号点配置 "1" に、ビット (1) が信号点配置 "5" に現れた場合に対するBPSKデマッピングを示している。図23

(2)において太線で示したBPSK判定境界線は、送信側と同位相で受信した場合の図23(1)のBPSKデマッピングの太線で示すBPSK判定境界線に対し、反時計方向に $\pi/4$ 回転している。図23(2)のようなBPSKデマッピングを行うBPSKデマッパ(図25の符号31参照)を用いることにより Θ = $\pi/4$ 位相回転したフレーム同期信号を安定して捕捉できる。BPSKデマッパ31でBPSKデマッピングしたビットストリームが図22のBPSKデマッパ部3の出力B1ということになる。

[0037]

同様にして、BPSKデマッパ32~37は、各々、図23(1)のBPSKデマッピングの太線で示すBPSK判定境界線に対し、反時計方向に $2\pi/4$ 、3 $\pi/4$ 、・・、 $7\pi/4$ だけ回転しているBPSK判定境界線でBPSKデマッピングし、 $\Theta=2\pi/4$ 、3 $\pi/4$ 、・・、 $7\pi/4$ だけ位相回転したフレーム同期信号を安定して捕捉する。BPSKデマッパ32~37でBPSKデマッピングしたビットストリームが図22のBPSKデマッパ部3の出力B2~B7ということになる。BPSKデマッパ30は、図23(1)のBPSKデマッピングの太線で示すBPSKデマッパ30は、図23(1)のBPSKデマッピングの太線で示すBPSK判定境界線でBPSKデマッピングし、 $\Theta=0$ のフレーム同期信号を安定して捕捉する。BPSKデマッパ30でBPSKデマッピングしたビットストリームが図22のBPSKデマッパ部3の出力B0である。

[0038]

同期検出回路 $4\,1$ ~同期検出回路 $4\,7$ の回路構成は同期検出回路 $4\,0$ と同様である。このような同期検出回路 $4\,0$ ~ $4\,7$ を備えることにより、復調回路 $1\,$ における搬送波再生回路 $1\,0$ にて再生された基準搬送波 f_{C1} 、 f_{C2} の位相状態によるベースバンド信号の位相回転にかかわらず、 $1\,$ 0の同期検出回路 $4\,0$ ~ $4\,7$ にてフレーム同期信号が捕捉され、フレーム同期信号が捕捉された同期検出回路から、高電位の $S\,Y\,N\,A\,n\,$ (n=0~ $7\,$ 0整数)が送出される。

[0039]

同期検出回路40~47から出力されたSYNAnはORゲート回路53に入力されて、ORゲート回路53からSYNAnの論理和SYNAが出力される。 フレーム同期回路5は、SYNAの高電位が一定のフレーム間隔毎に交互に繰り 返し入力されることが確認されたときフレーム同期が取れていると判断し、フレーム周期毎にフレーム同期パルスFSYNCを出力する。フレーム同期回路5から出力されるフレーム同期パルスFSYNCに従い、フレーム同期信号発生器6は、BPSKデマッパ3、同期検出回路40~47、フレーム同期回路5で捕捉されたフレーム同期信号のパターンSYNCPATと同じビットストリーム(これを再生フレーム同期信号という)を発生する。

[0040]

図22に示すフレーム同期検出/再生回路2により、復調回路1から出力されたI、QシンボルストリームデータI(8)、Q(8)からフレーム同期信号が捕捉され、一定時間遅れでフレーム同期信号発生器6から再生フレーム同期信号が出力されるまでの過程を説明した。

次に、伝送構成識別回路9による伝送構成識別動作を説明する。該伝送構成識別回路9はフレーム同期検出/再生回路2のBPSKデマッパ3の出力するビットストリームB0~B7、同期検出回路40~47の出力するSYNA0~SYNA7、フレーム同期回路5の出力するフレーム同期パルスFSYNCを入力している。そして、フレーム同期パルスFSYNCを入力すると、SYNA0~SYNA7の中で繰り返し高電位となっている系統のビットストリームBnを取り込み、フレーム同期パルスFSYNCから生成した所定のタイミング信号を用いて、図9(1)のTMCCパターンを抽出し、解読して現在のI、Qベースバンド信号I、Qが如何なる変調方式によるものかを示す変調方式識別信号DMを出力する(図9(2)参照)。

[0041]

次に、捕捉したフレーム同期信号の信号点配置から現在の受信信号位相回転角を求め、求めた受信信号位相回転角をもとに、復調された I、 Qベースバンド信号 I (8)、 Q(8)を逆位相回転させることによる絶対位相化について説明する。

送信側にてBPSKマッピングされて伝送され、復調回路1にてI, Qベースバンド信号I(8)、Q(8)に復調されたフレーム同期信号のシンボルストリームの各シンボルはBPSKデマッパ部3によってビット(0)または(1)に

デマッピングされるが、このビット(0)にデマッピングされるシンボルと、(1)にデマッピングされるシンボルの位相差は180°である。そこで、受信したシンボルストリームのフレーム同期信号部分のビット(1)にデマッピングされるシンボルを180°位相回転することにより、すべてビット(0)にデマッピングされるシンボルストリームが得られる。

[0042]

さらにそのすべてのビット (0) にデマッピングされるシンボルストリームの複数シンボルにわたる平均値を求めることによりBPSKのビット (0) に対する受信信号点配置が求められる。したがって、求められたBPSKのビット (0) に対する受信信号点と、送信側にてビット (0) にマッピングされた信号点配置 "0" との位相差を求め、これを受信信号位相回転角 Θ とし、復調された I、Qベースバンド信号全体に $\eta=-\Theta$ の位相回転を施すことによって、 I、Qベースバンド信号 I (8)、Q(8) の絶対位相化が図れる。

[0043]

前述した如く、フレーム同期回路 5 から出力されるフレーム同期パルスを受けて、フレーム同期信号発生器 6 は、捕捉したフレーム同期信号のパターンSYNCPATと同じビットストリームを発生し、受信信号位相回転角検出回路 8 における0°/180°位相回転回路 8 3 に再生フレーム同期信号として供給する。0°/180°位相回転回路 8 3 は、供給された再生フレーム同期信号のビットストリーム中のビット(0)、または(1)をもとに、(1)の場合はI、Qベースバンド信号に対し180°位相回転をさせ、(0)の場合は位相回転させずにそのままとする。

[0044]

フレーム同期信号発生器 6 から送出される再生フレーム同期信号のビットストリームと、 I、 Qシンボルストリーム中のフレーム同期信号のシンボルストリームとのタイミングがディレイ回路 8 1、 8 2 により 0° / 1 8 0° 位相回転回路 8 3 の入力側において一致させられる。ディレイ回路 8 1、 8 2 はフレーム同期信号発生器 6 からフレーム同期信号区間信号が出力されている間だけ出力ゲートを開くので、該ディレイ回路 8 1、 8 2 からフレーム同期信号部分の I、 Qシン

ボルストリームDI(8)、DQ(8)が出力される。このI、QシンボルストリームDI(8)、DQ(8)は、再生フレーム同期信号のビットストリーム中のビット(1)に対応するシンボル部分が0°/180°位相回転回路83において180°位相回転され、ビット(0)に対応するシンボル部分は位相回転されずに、シンボルストリームVI(8)、VQ(8)として平均化回路85、86に送出される。このシンボルストリームVI(8)、VQ(8)は、フレーム同期信号を構成する20ビット全てがビット(0)であるとして送信側でBPS Kマッピングされた信号を受信したときのシンボルストリームとなる。

[0045]

図26(1)は受信信号位相回転角 $\Theta=0$ で受信した場合のフレーム同期信号のI、QシンボルストリームI(8)、Q(8)の信号点配置を示したものであり、図26(2)は 0° / 180 $^\circ$ 位相回転回路83において変換された後のI、QシンボルストリームVI(8)、VQ(8)の信号点配置を示したものである。I、QシンボルストリームVI(8)、VQ(8)はそれぞれ平均化回路85、86に送出され、例えば、量子化ビット長が16~18ビット程度に変換されたあと、4フレーム分(16×4=64シンボル分)が平均化され、該平均化された値が元の8ビットの量子化ビット長によるAVI(8)、AVQ(8)として出力される。ここで、I、QシンボルストリームVI(8)、VQ(8)に対して平均化を行うのは、受信C/Nの悪化による受信ベースバンド信号の微少な位相変化、振幅変動が生じた場合にも安定して信号点配置が求められるようにするためである。

[0046]

平均化回路 85、 86によってビット(1)を 8 P S K マッピングした信号の 受信信号点 [A V I (8), A V Q (8)] が求められる。次にその受信信号点 [A V I (8), A V Q (8)] がR O M からなる位相判定回路 87 に入力され、図 27 に示す A V I - A V Q 位相面上での受信信号位相回転角判定テーブルに 従って、受信信号位相回転角 Θ が求められ、 Θ に対応した 3 ビット(自然 2 進数)の位相回転角信号 A R (3)が出力される。図 27 における R = $0\sim7$ は位相 回転角信号 A R (3)の 10 進数表示を示している。例えば図 27 に示す点 2 =

[AVI(8), AVQ(8)] の信号点を受信信号位相回転角判定テーブルによって判定した受信信号位相回転角は $\Theta=0$ である。従って、R=0となり、受信信号位相回転角信号AR(3)として(000)が送出される。受信信号位相回転角 Θ が π /4であれば、R=1となり、受信信号位相回転角信号AR(3)として(001)が送出される。

[0047]

ROMからなるリマッパ7はこの受信信号位相回転角信号AR(3)を受けて、I、Qベースバンド信号I(8)、Q(8)を受信信号位相回転角信号AR(3)に応じて位相回転させることにより絶対位相化が図られる。

リマッパ7の作用について説明する。リマッパ7は受信した I、Qベースバンド信号 I (8)、Q(8)の信号点配置を、送信側におけるそれと同一にするための位相変換回路を構成している。受信信号位相回転角検出回路 8 において受信信号位相回転角 Θ が算出され、受信信号位相回転角 Θ に対応した受信信号位相回転角信号 A R (3)がリマッパ7に供給される。ここで、受信信号位相回転角信号 A R (3)の10進表現 R は 0 ~ 7の整数であり、受信信号位相回転角 Θ との関係は、次の(1)式に示すように定義する。

[0048]

$$R = \Theta / (\pi / 4) \qquad \dots (1)$$

ただし Θ =m·(π /4)であってmは:0~7の整数である。

I、Qベースバンド信号の絶対位相化は、受信信号位相回転角 Θ に対して、逆回転すなわち $-\Theta$ の位相回転を施せばよい。したがって、リマッパ7は入力されたI、Qベースバンド信号I、Qを次の(2)式および(3)式にしたがい角度 η ($=-\Theta$) だけ位相回転して、絶対位相化されたI、Qベースバンド信号I ′ (B)、Q′(B) (以下量子化ビット数を省略してI ′、Q′とも記す)を出力する。

$$I' = I \cos (\eta) - Q \sin (\eta) \qquad \dots (2)$$

$$Q' = I s i n (\eta) + Q c o s (\eta) \qquad \dots (3)$$

なお、フレーム同期検出/再生回路2でフレーム同期信号が捕捉され、フレーム同期パルスが出力されたあと、伝送構成識別回路9が先に伝送構成を識別し、

しかるのち、受信信号位相回転角検出回路8が受信信号位相回転角の検出を行っても良く、逆に、先に、受信信号位相回転角検出回路8が受信信号位相回転角の 検出を行い、しかるのち、伝送構成識別回路9が伝送構成を識別しても良く、更 には、受信信号位相回転角検出回路8による受信信号位相回転角の検出と、伝送 構成識別回路9による伝送構成の識別を同時平行して行うこともできる。

[0049]

【発明が解決しようとする課題】

しかし、上記した従来の受信機では、QPSK変調方式の復調時に基準搬送波 f_{C1} 、 f_{C2} の位相を修正するためには、位相誤差テーブル14-1と14-2の 2つを用意しておかなければならず、BPSK変調方式の復調時に基準搬送波 f_{C1} 、 f_{C2} の位相を修正するためには、位相誤差テーブル15-1~15-303 つを用意しておかなければならず、必要なメモリ容量が大規模になるという問題があった。

本発明は、回路規模が小さくて済む受信機を提供することを、その目的とする

[0050]

【課題を解決するための手段】

本発明の受信機では、相数の異なる複数種のPSK変調方式により変調されたディジタル信号が時間多重されたPSK被変調信号を、搬送波再生手段で再生された搬送波を用いて復調し、I、Qシンボルストリームデータを出力する復調手段と、復調手段から出力されたI、Qシンボルストリームデータの送信側に対する位相回転角を検出する受信信号位相回転角検出手段と、復調手段から出力されたI、Qシンボルストリームデータの位相を、受信信号位相回転角検出手段で検出された位相回転角分だけ逆位相回転して出力する逆位相回転手段と、を備え、復調手段の搬送波再生手段は、変調方式別に、復調後の種々のI、Qシンボルストリームデータ組に対する搬送波位相誤差データを記憶した位相誤差テーブルを有し、復調手段が或る変調方式部分を復調している間、該当する変調方式の位相誤差テーブルから復調後のI、Qシンボルストリームデータに対応する位相誤差データを読み出し、搬送波の位相を修正するようにした受信機において、

搬送波再生手段は、復調手段が受信信号の或る変調方式部分を復調している間、該当する変調方式の位相誤差テーブルから、逆位相回転手段から出力された復調後のI、Qシンボルストリームデータに対応する位相誤差データを読み出し、搬送波の位相を修正するようにしたこと、を特徴としている。

[0051]

搬送波再生手段の位相誤差テーブルからは、逆位相回転手段で絶対位相化後のI、Qシンボルストリームデータに対応する位相誤差データを読み出すようにしたので、受信信号位相回転角の値にかかわらず、位相誤差テーブルに入力されるI、Qシンボルストリームデータの受信信号点が送信側と同一となる。このため、搬送波再生手段に設ける位相誤差テーブルは、各変調方式とも1つで済み、搬送波再生手段に備える位相誤差テーブルを減らすことができ、回路構成の大幅な簡略化が可能となる。

[0052]

【発明の実施の形態】

次に、図1を参照して本発明の第1の実施の形態を説明する。

図1は本発明に係る放送受信機 (PSK被変調波受信機) の要部のブロック図であり、図10と同一の構成部分には同一の符号が付してある。

図10では、搬送波再生回路に位相誤差テーブル13、14-1、14-2、 $15-1\sim15-4$ の7つを備えるとともに、復調回路から出力された I、Qシンボルストリームデータ I (8)、Q(8)を入力させるようにしたが、図1では、位相誤差テーブル13、14-1、15-103つだけ備えるようにし、かつ、リマッパ7から出力された I、Qシンボルストリームデータ I (8)、Q(8)を入力するようにしている。なお、リマッパ7は、受信信号位相回転角検出回路で位相回転角が検出されるまでは、復調回路から出力された I、Qシンボルストリームデータ I (8)、Q(8)に対する位相回転をせず、入力データをそのまま出力する。

[0053]

搬送波再生回路10Cのセレクタ16Cは、受信開始後、伝送構成識別回路9 がフレームの多重構成を識別し、かつ、受信信号位相回転角検出回路8Cが受信 信号位相回転角(Θ)を検出するまでは、シンボルクロックCLK SYB が立ち上がっている間(CLK SYB のHレベル区間。図9(2)参照)、8 PS K 用の位相誤差テーブル13(図15参照)だけをイネーブルとし、該位相誤差テーブル13から、シンボルクロックCLK SYB が立ち上がっている間にリマッパ7から出力されているI、QシンボルストリームデータI ' (8)、Q ' (8)に対応する位相誤差データ Δ ϕ (8)を読み出しD/A 変換器17へ出力する。また、これと平行して、シンボルクロックCLK SYB が立ち下がっている間(CLK SYB のLレベル区間。図9(2)参照)、B PS K 用の位相誤差テーブル15ー1(図18参照)だけをイネーブルとし、該位相誤差テーブル15ー1から、シンボルクロックCLK SYB が立ち下がっている間にリマッパ7から出力されているI、QシンボルストリームデータI ' (8)、Q ' (8)に対応する位相誤差データ Δ ϕ (8)の内、上位3ビット(これを位相誤差データ Δ ϕ (3)から、位相誤差の絶対値が、(π /8)+s・(π /4)(sは0、1)より大きいか小さいかが判る。

[0054]

セレクタ16Cは、伝送構成識別回路9がフレームの多重構成を識別し、かつ、受信信号位相回転角検出回路8Cが受信信号位相回転角(Θ)を検出した後は、シンボルクロックCLKSYB が立ち上がっている間、復調回路1Cの復調している受信信号の変調方式に応じた位相誤差テーブル13または14-1または15-1の内の1つだけをイネーブルとし、シンボルクロックCLKSYB が立ち上がっている間にリマッパ7から出力されているI、QシンボルストリームデータI^(8)、Q^(8)に対応する位相誤差データム ϕ (8)を読み出しD/A変換器17へ出力する一方、シンボルクロックCLKSYB が立ち下がっている間、BPSK用の位相誤差テーブル15-1から、シンボルクロックCLKSYB が立ち下がっている間、 BPSK用の位相誤差テーブル15-1から、シンボルクロックCLKSYB が立ち下がっている間にリマッパ7から出力されているI、QシンボルストリームデータI^(8)、Q^(8)に対応する位相誤差データ ϕ 0、8)の内、上位3ビットの位相誤差データ ϕ 1、3)を読み出す。

[0055]

90はディレイ回路であり、セレクタ16Cが読み出した位相誤差データムφ (3)を所定時間遅延して出力する。ディレイ回路90は、フレーム同期検出/再生回路2がリマッパ7から出力されたI、QシンボルストリームデータI ′ (8)、Q′(8)からフレーム同期信号を捕捉し、再生フレーム同期信号の最初の部分の出力を開始したとき、丁度、IシンボルストリームデータI ′ (8)の内、フレーム同期信号の最初の部分に対応する位相誤差データムφ (3)が出力されるようにする。91はディレイ回路であり、IシンボルストリームデータI ′ (8)のMSBである符号ビットデータi ′ (1)を所定時間遅延して出力する。ディレイ回路91は、フレーム同期検出/再生回路2がI、QシンボルストリームデータI ′ (8)、Q′(8)からフレーム同期信号を捕捉し、再生フレーム同期信号の最初の部分の出力を開始したとき、丁度、IシンボルストリームデータI ′ (8)の内、フレーム同期信号の最初の部分の符号ビットデータi ′ (1)が出力されるようにする。

[0056]

92は位相回転角判別回路であり、ディレイ回路90、91の出力の内、フレーム同期信号に相当する部分から、リマッパ7から出力されるI、QシンボルストリームI′(8)、Q′(8)の内、フレーム同期信号のビット(1)に相当するシンボル部分について送信側に対する位相回転角を判別し、また、フレーム同期信号のビット(0)に相当するシンボル部分について送信側に対する位相回転角を判別し、判別結果を逐次出力する。位相回転角判別回路92の内、93は4ビットデータの加算を行う4ビット加算器であり(但し、5ビット目への桁上がりはしない)、一方の入力側の最上位ビットにディレイ回路91の出力が入力され、下位3ビットにディレイ回路90の出力が入力されている。加算器93の他方の入力側にはセレクタ94が接続されており、該セレクタ94は、フレーム同期検出/再生回路2から出力される再生フレーム同期信号のビットストリームを入力し、ビット(0)の部分が入力されたときはA(4)=(0101)を出力し、ビット(1)の部分が入力されたときはA(4)=(1101)を出力し、ビット(1)の部分が入力されたときはB(4)=(1101)を出力する。加算器93は加算結果の上位3ビットを受信信号位相回転角信号R(3)として出力する。

[0057]

95は受信信号位相回転角信号R(3)を平均化する平均化回路であり、ここでは、一例としてフレーム同期信号を4フレーム分にわたり平均化し、受信信号位相回転角信号AR(3)として出力する。平均化回路95の具体例は後述する。110は平均化回路95が受信信号位相回転角信号AR(3)を出力する度に、レジスタ111に保持された前回の受信信号位相回転角信号OR(3)と今回の受信信号位相回転角信号AR(3)を加算し、結果を新たな受信信号位相回転角信号OR(3)として、リマッパ7などに出力する3ビット加算器である(但し、4ビット目への桁上がりはしない)。111は加算器110の出力する受信信号位相回転角信号OR(3)を保持するレジスタである。これらの加算器110、レジスタ111の働きは後述する。

その他の構成部分は図10と全く同様に構成されている。

[0058]

次に、上記した実施の形態の動作を説明する。

なお、予め、レジスタ111は(000)にクリアされているものとする。

(1) 受信開始

受信開始時、リマッパ7は位相回転をせず、復調回路1 Cから入力したI 、 QシンボルストリームI (8)、 Q(8)をそのままI (8)、 Q′(8)として出力する。

搬送波再生回路10Cのセレクタ16Cは、受信開始後、伝送構成識別回路9がフレームの多重構成を識別し、かつ、受信信号位相回転角検出回路8Cが受信信号位相回転角を検出するまでは、シンボルクロックCLK $_{SYB}$ が立ち上がっている間、8PSK用の位相誤差テーブル13だけをイネーブルとし、該位相誤差テーブル13から、シンボルクロックCLK $_{SYB}$ が立ち上がっている間にリマッパ7から出力されているI、QシンボルストリームデータI´(8)、Q´(8)に対応する位相誤差データ $_{\Delta}$ (8)を読み出し、 $_{\Delta}$ (8)、Q´(8)に対応する位相誤差データ $_{\Delta}$ (8)を読み出し、 $_{\Delta}$ が立ち下がっている間、BPSK用の位相誤差テーブル15-1だけをイネーブルとし、位相誤差テーブル15-1から、シンボルクロックCLK $_{SYB}$ が立ち下がっている間にリマップル15-1から、シンボルクロックCLK $_{SYB}$ が立ち下がっている間にリマッ

パ7から出力されている I、 Qシンボルストリームデータ I $^{\prime}$ (8)、 Q $^{\prime}$ (8) に対応する位相誤差データ Δ ϕ (8) の内、上位 3 ビットの位相誤差データ Δ ϕ (3) を読み出し、ディレイ回路 9 0 に出力する。

[0059]

[0060]

一方、位相誤差テーブル 15-1 において、 I 、 Q シンボルストリームデータ I ' (8) 、 Q ' (8) に対応する位相誤差データ Δ ϕ の上位 3 ビット Δ ϕ (3) は、位相誤差の絶対値が、 $(\pi/8)+s$ · $(\pi/4)$ (s は 0 、 1) より大きいか小さいかが判るビット数である(図 1 8参照)。 この Δ ϕ (3)と I シンボルストリームデータ I ' (8) の M S B である符号ビットデータ I ' (1) とを組み合わせ、簡単な演算処理をすると、 J マッパ T の出力側で見た受信信号点が 1 8 つの信号点配置 " 1 " 1 " 1 " のいずれに該当するか判別できる。 フレーム 同期信号のビット 1 " 1 (1) の部分の送信側の信号点配置が " 1 " 1 " (または " 1 ")と決まっているので、位相誤差データ 1 1 (1)から、 1 、 1 ンボルストリームデータ 1 ' 1 (1)の符号ビットデータ 1 ' (1)から、 1 マッパ 1 の出力側で見た受信信号位相回転角が一義的に求まることになる。

[0061]

受信信号位相回転角検出回路8Cでは、まず、ディレイ回路90、91により、セレクタ16Cから出力された位相誤差データムφ(3)と、リマッパ7の出力から取り出した I シンボルストリームデータ I ′ (8)の符号ビットデータ i ′ (1)を遅延して、フレーム同期検出/再生回路2が I、Qシンボルストリームデータ I ′ (8)、Q ′ (8)からフレーム同期信号を捕捉し、再生フレーム同期信号の出力を開始したとき、ディレイ回路90から I シンボルストリームデータ I ′ (8)のフレーム同期信号部分の先頭に対応する位相誤差データムφ(3)が出力されるようにし、ディレイ回路91から I シンボルストリームデータ I ′ (8)のフレーム同期信号部分の先頭に対応する符号ビットデータ i ′ (1)が出力されるようにタイミング合わせをする。ディレイ回路91と90の出力は加算器93の一方の入力側の上位ビットと下位ビットとして入力される。

[0062]

[0063]

平均化回路95は、フレーム同期検出/再生回路2からフレーム同期信号区間信号を入力している間、加算器93の出力を取り込み、4フレームにわたり平均し、結果を受信信号位相回転角信号AR(3)として出力する。受信信号位相回転角信号R(3)に対して平均化を行うのは、受信C/Nの悪化による受信ベー

スバンド信号の微少な位相変化、振幅変動が生じた場合にも安定して受信信号位 相回転角が求められるようにするためである。

[0064]

平均化回路95の一例を図3に示す。加算器93から出力された受信信号位相回転角信号R(3)をグレイ符号変換器96により、図4(1)に従い3ビットのグレイ符号に変換する。グレイ符号は、隣合う符号間で1つのビット位置しか変化が生じない性質を持つ。グレイ符号変換器96の出力側には、ビット位置G0~G2の別に多数決判定回路97-1~97-3が設けられており、4フレームにわたるフレーム同期信号区間信号を入力している間、グレイ符号変換器96からビット(1)と(0)のいずれが多く出力されたか決定する。多数決判定回路97-1~97-3の出力F0~F2はバイナリ符号変換器98に入力され、グレイ符号変換器96とは逆の変換が図4(2)に従い行われる。バイナリ符号変換器98の出力が受信信号位相回転角信号AR(3)として出力される。

[0065]

なお、グレイ符号変換器 9 6 とバイナリ符号変換器 9 8 を省略し、加算器 9 3 の出力を直接、多数決判定回路 9 $7-1\sim 9$ 7-3 に入力して多数決判定することも可能である。しかし、一旦、グレイ符号化することにより、受信信号位相回転角信号 R (3) の示す位相が $\pi/4$ 変わっても、符号の変化は常に 1 つのビット位置だけとなり、受信C/Nの悪化による受信ベースバンド信号の微少な位相変化、振幅変動が生じ、受信信号位相回転角信号 R (3) が誤って $\pi/4$ ずれても、その影響を最小限に抑えることができ、信頼性が高まる。

[0066]

[0067]

(2) 通常受信動作

フレーム同期検出/再生回路 2 がフレーム同期信号を捕捉すると、直ぐに、伝送構成識別回路 9 が多重構成を識別し、復調回路 1 Cから出力された現在の I、Qシンボルストリーム I (8)、Q(8)がどの変調方式部分かを示す変調方式 識別信号 DMをセレクタ 1 6 Cなどに出力する。

[0068]

このとき、復調回路 1 Cから出力された 8 P S K 変調方式部分の I 、 Qシンボルストリームデータ I (8)、 Q(8)は、リマッパ 7 により $\eta = -\Theta = -3\pi$ / 4 だけ位相回転されて絶対位相化されているので、リマッパ 7 から出力される I 、 Qシンボルストリームデータ I '(8)、 Q'(8)の受信信号点は送信側と一致する。

[0069]

復調回路1CがQPSK変調方式部分の復調を行っている期間は、セレクタ16Cは、シンボルクロックCLK_{SYB}が立ち上がっている間、位相誤差テーブル

14-1だけをイネーブルとし、該位相誤差テーブル14-1から、 I 、 Q シンボルストリームデータI ' (8) 、 Q ' (8) に対応する位相誤差データ Δ ϕ (8) を読み出し、D I 不出力する。これにより、I ' I

[0070]

復調回路 1 Cが B P S K 変調方式部分の復調を行っている期間は、シンボルクロック C L K SYB が立ち上がっている間、位相誤差テーブル 1 5 -1 だけをイネーブルとし、該位相誤差テーブル 1 5 -1 から、 I 、 Q シンボルストリームデータ I '(8)、 Q '(8) に対応する位相誤差データ Δ ϕ (8) を読み出し、 D / A 変換器 1 7 へ出力する。これにより、 I '(8)、 Q '(8) が I (8)、 Q '(8) が I (8)、 Q (8) に比べて $-\Theta=-3\pi/4$ だけ位相回転していることを考えれば、送信側の信号点配置 "0"、 "4"に B P S K マッピングされたディジタル信号(f)が、 A な、 受信側の信号点配置 "3"、 "7"に現れるように基準搬送被 f C1、 f C2 の位相が修正されるので、 B P S K での受信信号位相回転角 G と同じ位相回転角に保持される。復調回路 I C から出力された B P S K 変調方式部分の I 、 Q シンボルストリームデータ I (8)、 Q (8) は、 リマッパ I により I に I

[0071]

なお、通常受信動作時も、セレクタ16CはシンボルクロックCLK $_{SYB}$ が立

ち下がっている間、位相誤差テーブル15-1だけをアクティブとし、該位相誤差テーブル15-1から、シンボルクロックCLK $_{SYB}$ が立ち下がっている間にリマッパ7から出力されたI、QシンボルストリームデータI (8) 、Q(8) 、に対応する位相誤差データ Δ ϕ (3) を読み出し、ディレイ回路90へ出力する。そして、位相回転角判別回路92はディレイ回路90、91の出力に基づき位相回転角を判別し、判別結果を受信信号位相回転角信号R(3) の形で出力し、平均化回路95が47レーム分平均化して受信信号位相回転角信号AR(3) として出力する。

[0072]

受信信号位相回転角検出回路 8 Cの位相回転角判定回路 9 2 と平均化回路 9 5 が 2 回目の位相回転角の検出を行い、受信信号位相回転角信号 A R (3)を出力したとき、該受信信号位相回転角信号 A R (3)はリマッパ7で絶対位相化後の I ′(8)、Q ′(8)で見た送信側に対する位相回転角を示す。よって、レジスタ111に保持された前回の受信信号位相回転角信号 O R (3)と加算することで、リマッパ7の入力側で見た送信側に対する受信信号位相回転角信号 O R (3)が求まり、この受信信号位相回転角信号 O R (3)をリマッパ7に出力して2回目の位相回転を行わせ(O R (3)の示す受信信号位相回転角を Θ とすると、 - Θ だけ位相回転させる)、また、レジスタ110に保持させる。以下、受信信号位相回転角検出回路 8 C の位相回転角判定回路 9 2 と平均化回路 9 5 が新たな位相回転角の検出をする度に同様の処理を繰り返す。

[0073]

この実施の形態によれば、搬送波再生回路10Cの位相誤差テーブルにはリマッパ7で絶対位相化後のI、QシンボルストリームデータI′(8)、Q′(8)を入力させるようにしたので、通常受信時、受信信号位相回転角の値にかかわらず、位相誤差テーブルに入力されるI、QシンボルストリームデータI′(8)、Q′(8)の受信信号点が送信側と同一となる。このため、搬送波再生回路10Cに設ける位相誤差テーブルは、各変調方式とも1つで済み、搬送波再生回路10Cに備える位相誤差テーブルを減らすことができ、回路構成の大幅な簡略化が可能となる。

[0074]

また、復調後のフレーム同期信号のビット(1)(ビット(0))に相当する部分のI、Qシンボルストリームデータに対応するBPSK変調用の位相誤差テーブルによる位相誤差データの内、位相誤差の絶対値が、(π/8)+s・(π/4)(sは0、1)より大きいか小さいかが判る上位3ビットと、IシンボルストリームデータI (8)の符号ビットデータi (1)とから、フレーム同期信号のビット(1)(ビット(0))に相当する部分のI、QシンボルストリームデータI(8)、Q(8)の位相回転角を判別するようにしたので、簡単な演算で受信信号位相回転角を判別できる。よって、位相回転角の判別用に専用の大規模なROMを用いなくて済み、回路規模を小さくすることができる。

[0075]

なお、上記した実施の形態では、I シンボルストリームデータI ' (8) の符号ビットデータi ' (1) を用いたが、代わりに、Q シンボルストリームデータQ ' (8) のM S B である符号ビットデータを用いるようにしても良い。この変更は、セレクタ9 4 が選択するA (4) b B (4) の値を適宜変更するだけで行える。

また、I、Qシンボルストリームデータのフレーム同期信号部分のビット(1)の部分と(0)の部分の両方について位相回転角を判別したが、一方だけ行うようにしても良い。また、平均化回路95での平均化の仕方も種々の変更が可能であり、1フレーム分や2フレーム分だけ平均化するようにしたり、フレーム同期信号の特定位置の1ビットまたは複数ビットにつき、複数フレームにわたり平均化するようにしても良い。

[0076]

次に、図5を参照して本発明の第2の実施の形態を説明する。

図5は本発明に係る放送受信機 (PSK被変調波受信機) の要部のブロック図であり、図1と同一の構成部分には同一の符号が付してある。

図1に示す実施の形態では、BPSK用の位相誤差テーブル15-1から位相誤差データ $\Delta\phi$ (3)を読み出すようにしたが、図5ではQPSK用の位相誤差テーブル14-1(図16参照)から位相誤差データ $\Delta\phi$ (3)を読み出すよう

にしている。

搬送波再生回路10Dのセレクタ16Dは、受信開始後、伝送構成識別回路9がフレームの多重構成を識別し、かつ、受信信号位相回転角検出回路8Dが受信信号位相回転角を検出するまでは、シンボルクロックCLK $_{SYB}$ が立ち上がっている間、8PSK用の位相誤差テーブル13だけをイネーブルとし、該8PSK用の位相誤差テーブル13だけをイネーブルとし、該8PSK用の位相誤差テーブル13から、シンボルクロックCLK $_{SYB}$ が立ち上がっている間にリマッパ7から出力されたI、QシンボルストリームデータI´(8)、Q´(8)に対応する位相誤差データ Δ ø(8)を読み出しD/A変換器17へ出力する。また、これと平行して、シンボルクロックCLK $_{SYB}$ が立ち下がっている間、QPSK用の位相誤差テーブル14-1だけをイネーブルとし、該位相誤差テーブル14-1から、シンボルクロックCLK $_{SYB}$ が立ち下がっている間にリマッパ7から出力されたI、QシンボルストリームデータI´(8)、Q´(8)に対応する位相誤差データ Δ ø(8)の内、上位3ビットの位相誤差データ Δ ø(3)を読み出す。位相誤差データ Δ ø(3)から、位相誤差の絶対値が π /8より大きいか小さいかが判る。

[0077]

[0078]

90はディレイ回路であり、セレクタ16Dが読み出した位相誤差データ△ φ (3)を所定時間遅延して出力する。ディレイ回路90は、フレーム同期検出/ 再生回路2がI、QシンボルストリームデータI′(8)、Q′(8)からフレ ーム同期信号を捕捉し、再生フレーム同期信号の最初の部分の出力を開始したとき、丁度、 I シンボルストリームデータ I ′ (8) のフレーム同期信号の最初の部分に対応する位相誤差データ Δ φ (3) が出力されるようにする。 9 1 はディレイ回路であり、 I シンボルストリーム I ′ (8) のM S B である符号ビットデータ i ′ (1) を所定時間遅延して出力する。ディレイ回路 9 1 は、フレーム同期検出/再生回路 2 が I、 Q シンボルストリームデータ I ′ (8)、 Q ′ (8) からフレーム同期信号を捕捉し、再生フレーム同期信号の最初の部分の出力を開始したとき、丁度、 I シンボルストリームデータ I ′ (8) の内、フレーム同期信号の最初の部分の符号ビットデータ i ′ (1) が出力されるようにする。

[0079]

99はディレイ回路であり、QシンボルストリームデータQ´(8)のMSBである符号ビットデータq´(1)を所定時間遅延して出力する。ディレイ回路99は、フレーム同期検出/再生回路2がI、QシンボルストリームデータI´(8)、Q´(8)からフレーム同期信号を捕捉し、再生フレーム同期信号の最初の部分の出力を開始したとき、丁度、QシンボルストリームデータQ´(8)の内、フレーム同期信号の最初の部分の符号ビットデータq´(1)が出力されるようにする。

[0800]

92Bは位相回転角判別回路であり、ディレイ回路90、91、99の出力のフレーム同期信号に相当する部分から、リマッパ7から出力されるI、QシンボルストリームI'(8)、Q'(8)の内、フレーム同期信号のビット(1)に相当するシンボル部分について送信側に対する位相回転角を判別し、また、フレーム同期信号のビット(0)に相当するシンボル部分について送信側に対する位相回転角を判別し、判別結果を逐次出力する。位相回転角判別回路92Bの内、100は3ビットデータの加算を行う3ビット加算器であり(但し、4ビット目への桁上がりはしない)、ディレイ回路90の出力とC(3)=(110)を加算し、下位2ビットを出力する。

[0081]

101はバイナリ変換器であり、ディレイ回路99の出力を上位ビット、ディ

レイ回路91の出力を下位ビットとして合わせた2ビットの出力を図6に従い、バイナリ符号に変換して出力する。102は4ビットデータの加算を行う4ビット加算器であり(但し、5ビット目への桁上がりはしない)、一方の入力側の上位2ビットにバイナリ変換器101の出力が入力され、下位2ビットに加算器100の加算結果の下位2ビットが入力されている。加算器102の他方の入力側にはセレクタ103が接続されており、該セレクタ103は、フレーム同期検出/再生回路2から出力される再生フレーム同期信号のビットストリームを入力し、ビット(0)の部分が入力されたときはD(4)=(1111)を出力し、ビット(1)の部分が入力されたときはE(4)=(0111)を出力する。加算器102は加算結果の上位3ビットを受信信号位相回転角信号R(3)として出力する。

[0082]

95は受信信号位相回転角信号R(3)を平均化する平均化回路であり、ここでは、一例としてフレーム同期信号を4フレーム分にわたり平均化し、受信信号位相回転角信号AR(3)として出力する。110は平均化回路95が受信信号位相回転角信号AR(3)を出力する度に、レジスタ111に保持された前回の受信信号位相回転角信号OR(3)と今回の受信信号位相回転角信号AR(3)を加算し、結果を新たな受信信号位相回転角信号OR(3)として、リマッパ7などに出力する3ビット加算器である(但し、4ビット目への桁上がりはしない)。111は加算器110の出力する受信信号位相回転角信号OR(3)を保持するレジスタである。

その他の構成部分は図1と全く同様に構成されている。

[0083]

次に、上記した実施の形態の動作を説明する。

なお、予め、レジスタ111は(000)にクリアされているものとする。

(1) 受信開始

受信開始時、リマッパ7は位相回転をせず、復調回路 1 D から入力した I 、 Q シンボルストリーム I (8)、 Q (8)をそのまま I (8)、 Q (8)として出力する。

搬送被再生回路10Dのセレクタ16Dは、受信開始後、伝送構成識別回路9がフレームの多重構成を識別し、かつ、受信信号位相回転角検出回路8Dが受信信号位相回転角を検出するまでは、シンボルクロックCLK $_{SYB}$ が立ち上がっている間、8PSK用の位相誤差テーブル13だけをイネーブルとし、該位相誤差テーブル13から、シンボルクロックCLK $_{SYB}$ が立ち上がっている間にリマッパ7から出力されたI、QシンボルストリームデータI^(8)、Q^(8)の組データに対応する位相誤差データ $_{SYB}$ が立ち下がっている間、QPSK用の位相誤差テーブル14-1だけをイネーブルとし、該位相誤差テーブル14-1だけをイネーブルとし、該位相誤差テーブル14-1から、シンボルクロックCLK $_{SYB}$ が立ち下がっている間、QPSK用の位相誤差テーブル14-1だけをイネーブルとし、該位相誤差デーブル14-1から、シンボルクロックCLK $_{SYB}$ が立ち下がっている間にリマッパ7から出力されたI、QシンボルストリームデータI^(8)、Q^(8)の組データに対応する位相誤差データ $_{SYB}$ の内、上位3ビットの位相誤差データ $_{SYB}$ の内、上位3ビットの位相誤差データ $_{SYB}$ の内、上位3ビットの位相誤差データ $_{SYB}$ の内、上位3ビットの位相

[0084]

セレクタ16Dが8PSK用の位相誤差テーブル13から位相誤差データ $\Delta \phi$ (8)を読み出しD/A変換器17に出力することにより、復調回路1Dは、送信側での位相0、 π /4、 2π /4、 3π /4、 4π /4、 5π /4、 6π /4、 7π /4の信号点配置"0"~"7"のディジタル信号を、各々、復調回路1Dの出力点で見た受信側のI-Q位相面上で Θ =m× π /4(但し、m=0~7の内、任意の1つの整数)だけ回転した位置に修正する。

[0085]

 "0" (または"4") と決まっているので、 $\Delta \phi$ (3) と I 、Q シンボルストリームデータ I I (8)、Q I (8) の符号ビットデータ I I (1)、I I (1) から受信信号位相回転角が一義的に求まることになる。

[0086]

受信信号位相回転角検出回路 8 Dでは、まず、ディレイ回路 9 0、 9 1、 9 9 により、セレクタ 1 6 Dから出力された $\Delta \phi$ (3) と、リマッパ 7 の出力から取り出した符号ビットデータ i '(1)、 q '(1) を遅延して、フレーム同期検出/再生回路 2 が I、 Qシンボルストリームデータからフレーム同期信号を捕捉し、再生フレーム同期信号の出力を開始したとき、ディレイ回路 9 0 から I シンボルストリームデータ I '(8) のフレーム同期信号部分の先頭に対応する位相誤差データ $\Delta \phi$ (3) が出力されるようにし、ディレイ回路 9 1 から I シンボルストリームデータ I '(8) のフレーム同期信号部分の先頭に対応する符号ビットデータ i '(1) が出力されるようにし、ディレイ回路 9 9 から Qシンボルストリームデータ Q '(8) のフレーム同期信号部分の先頭に対応する符号ビットデータ α '(1) が出力されるようにタイミング合わせをする。ディレイ回路 9 9、 9 1 の出力はバイナリ変換されたあと、加算器 1 0 2 の一方の入力の上位ビットとして入力される。ディレイ回路 9 0 の出力は加算器 1 0 0 で C (3) = (110) と加算されたあと、下位 2 ビットが加算器 1 0 2 の一方の入力の下位 2 ビットとして入力される。

[0087]

 けたとき、Rを3ビット自然2進数で表現した受信信号位相回転角信号R(3)が出力される(図2(2)参照)。

[0088]

[0089]

(2) 通常受信動作

フレーム同期検出/再生回路2がフレーム同期信号を捕捉すると、直ぐに、伝送構成識別回路9が多重構成を識別し、復調回路1Dから出力された現在のI、QシンボルストリームI(8)、Q(8)がどの変調方式部分かを示す変調方式 識別信号DMをセレクタ16Dなどに出力する。

[0090]

2"、"3"、"4"、"5"、"6"、"7"に8 P S K マッピングされたディジタル信号(a b c)が、A ϕ 、リマッパ7の入力側で見て、 Θ だけ位相回転した信号点配置"2"、"3"、"4"、"5"、"6"、"7"、"0"、"1"に現れるように基準搬送波 f_{C1} 、 f_{C2} の位相が修正される。

このとき、復調回路 1 Dから出力された 8 P S K 変調方式部分の I 、 Qシンボルストリームデータ I (8)、 Q(8) は、リマッパ 7 により $\eta = -\Theta = -2$ π / 4 だけ位相回転されて絶対位相化されるので、リマッパ 7 から出力される I 、 Qシンボルストリームデータ I '(8)、 Q'(8) の受信信号点は送信側と一致する。

[0091]

復調回路 1 Dが Q P S K 変調方式部分の復調を行っている期間は、シンボルクロック C L K $_{SYB}$ が立ち上がっている間、位相誤差テーブル 1 4 -1 だけをイネーブルとし、該位相誤差テーブル 1 4 -1 から、 1 、 Q $_{2}$ シンボルストリームデータ $_{3}$ $_{4}$ $_{5}$ $_{7}$ $_{7}$ $_{1}$ $_{1}$ $_{1}$ $_{1}$ $_{1}$ $_{1}$ $_{2}$ $_{2}$ $_{3}$ $_{4}$ $_{1}$ $_{1}$ $_{1}$ $_{2}$ $_{3}$ $_{4}$ $_{1}$ $_{4}$ $_{1}$ $_{4}$ $_{5}$ $_{1}$ $_{5}$ $_{1}$ $_{5}$ $_{1}$ $_{5}$ $_{1}$ $_{5}$

[0092]

復調回路 1 DがBPSK変調方式部分の復調を行っている期間は、セレクタ 1 6 D 1 D $1 \text{ D$

)を読み出し、D/A変換器17へ出力する。これにより、 I ´ (8)、 Q ´ (8) は I (8)、 Q (8) に比べて $\eta = -2\pi/4$ だけ回転していることを考えれば、、送信側の信号点配置"0"、"4"にBPSKマッピングされたディジタル信号(f)が、各々、受信側の信号点配置"2"、"6"に現れるように基準搬送波 f_{C1} 、 f_{C2} の位相が修正されるので、8PSKでの受信信号位相回転角のと同じ位相回転角に保持される。復調回路1Dから出力されたBPSK変調方式部分の I、 Qシンボルストリームデータ I (8)、 Q (8) も、リマッパ7により $\eta = -\Theta = -2\pi/4$ だけ位相回転されるので、リマッパ7から出力される I、 Qシンボルストリームデータ I ´ (8)、 Q ´ (8) の受信信号点は送信側と一致する。

[0093]

なお、通常受信動作時も、セレクタ16DはシンボルクロックCLKSYBが立ち下がっている間、位相誤差テーブル14-1だけをイネーブルとし、該位相誤差テーブル14-1から、シンボルクロックCLKSYBが立ち下がっている間にリマッパ7から出力されたI、QシンボルストリームデータI´(8)、Q´(8)に対応する位相誤差データ Δ ø(3)を読み出し、ディレイ回路90へ出力する。そして、位相回転角判別回路92Bはディレイ回路90、91、99の出力に基づき位相回転角を判別し、判別結果を受信信号位相回転角信号R(3)の形で出力し、平均化回路95が4フレーム分平均化して受信信号位相回転角信号 AR(3)として出力する。

[0094]

受信信号位相回転角検出回路 8 Dの位相回転角判別回路 9 2 Bと平均化回路 9 5 が 2 回目の位相回転角の検出を行い、受信信号位相回転角信号 A R (3)を出力したとき、該受信信号位相回転角信号 A R (3)はリマッパ 7 で絶対位相化後の I ′(8)、Q′(8)で見た送信側に対する位相回転角を示す。よって、レジスタ111に保持された前回の受信信号位相回転角信号 O R (3)と加算することで、リマッパ 7 の入力側で見た送信側に対する受信信号位相回転角信号 O R (3)が求まり、この受信信号位相回転角信号 O R (3)が求まり、この受信信号位相回転角信号 O R (3)が求まり、この受信信号位相回転角信号 O R (3)の示す受信信号位相回転角を O とする

と、一回だけ位相回転させる)、また、レジスタ110に保持させる。以下、受信信号位相回転角検出回路8Dの位相回転角判別回路92Bと平均化回路95が新たな位相回転角の検出をする度に同様の処理を繰り返す。

[0095]

この実施の形態によれば、搬送波再生回路10Dの位相誤差テーブルにはリマッパ7で絶対位相化後のI、QシンボルストリームデータI′(8)、Q′(8)を入力させるようにしたので、通常受信時、受信信号位相回転角の値にかかわらず、位相誤差テーブルに入力されるI、QシンボルストリームデータI′(8)、Q′(8)の受信信号点が送信側と同一となる。このため、搬送波再生回路10Dに設ける位相誤差テーブルは、各変調方式とも1つで済み、搬送波再生回路10Dに備える位相誤差テーブルを減らすことができ、回路構成の大幅な簡略化が可能となる。

[0096]

また、リマッパ7から出力されたフレーム同期信号のビット(1)(ビット(0))に相当する部分のI、QシンボルストリームデータI ′(8)、Q′(8)に対応するQPSK変調用の位相誤差テーブル14-1による位相誤差データの内、位相誤差の絶対値がπ/8より大きいか小さいかが判る上位3ビットと、I、QシンボルストリームデータI ′(8)、Q′(8)の符号ビットデータi ′(1)、q′(1)とから、復調回路1Dの出力点で見たフレーム同期信号のビット(1)(ビット(0))に相当する部分のI、QシンボルストリームデータI(8)、Q(8)の位相回転角を判別するようにしたので、簡単な演算で受信信号位相回転角を判別できる。よって、位相回転角の判別用に専用の大規模なROMを用いなくて済み、回路規模を小さくすることができる。

[0097]

なお、上記した実施の形態では、I、QシンボルストリームデータI´(8)、Q´(8)の中のフレーム同期信号のビット(1)の部分とビット(0)の部分の両方について位相回転角を判別したが、一方だけ行うようにしても良い。また、平均化の仕方も種々の変更が可能であり、1フレーム分や2フレーム分だけ平均化するようにしたり、フレーム同期信号の特定位置の1ビットまたは複数ビ

ットにつき、複数フレームにわたり平均化するようにしても良い。

[0098]

なお、図1は図7の如く変形することが可能である。図7では図1の受信信号位相回転角検出回路8Cが8Eに置き換えてあり、位相回転角判別回路92は、加算器110とレジスタ111を省略した位相回転角判別回路92Eに置き換えてある。また、復調回路1Eの各位相誤差テーブル13、14-1、15-1のI、QシンボルストリームデータI′(8)、Q′(8)の入力側にセレクタ19が設けられており、シンボルクロックCLKSYBが立ち上がっている間はリマッパ7から出力されるI、QシンボルストリームデータI′(8)、Q′(8)を各位相誤差テーブル13、14-1、15-1に入力し、シンボルクロックCLKSYBが立ち下がっている間は復調回路1Eから出力されるI、QシンボルストリームデータI(8)、Q(8)が各位相誤差テーブル13、14-1、15-1に入力されるようにしてある。ディレイ回路91には復調回路1Eから出力されるIシンボルストリームデータI(8)のMSBである符号ビットデータi(1)が入力されている。

[0099]

そして、セレクタ16 Cは、受信開始後、伝送構成識別回路 9 がフレームの多重構成を識別し、かつ、受信信号位相回転角検出回路 8 E が受信信号位相回転角を検出するまでは、シンボルクロック C L K SYB が立ち上がっている間、8 P S K 用の位相誤差テーブル13だけをイネーブルとし、該位相誤差テーブル13から、シンボルクロック C L K SYB が立ち上がっている間にセレクタ19を介してリマッパ7から入力されたI、QシンボルストリームデータI´(8)、Q´(8)に対応する位相誤差データ Δ ϕ (8)を読み出し D Δ ϕ (8)に対応する位相誤差テーブル15-1だけをイネーブルとし、該位相誤差テーブル15-1だけをイネーブルとし、該位相誤差テーブル15-1だけをイネーブルとし、該位相誤差テーブル15-1から、シンボルクロック C L K SYB が立ち下がっている間、B P S K 用の位相誤差テーブル15-1だけをイネーブルとし、該位相誤差テーブル15-1から、シンボルクロック C L K SYB が立ち下がっている間にセレクタ19を介して復調回路1Eから出力されたI、Qシンボルストリームデータ I (8)、Q (8)に対応する位相誤差データ Δ ϕ (8)の内、上位3ビットの位相誤差データ Δ ϕ (3)を読み出すようにする。

[0100]

一方、伝送構成識別回路9がフレームの多重構成を識別し、かつ、受信信号位相回転角検出回路8Eが受信信号位相回転角のを検出した後は、セレクタ16Cは、シンボルクロックCLKSYB が立ち上がっている間、復調回路1Eの復調している受信信号の変調方式に応じた位相誤差テーブル13または14-1または15-1の内の1つだけをイネーブルとし、シンボルクロックCLKSYB が立ち上がっている間にセレクタ19を介してリマッパ7から入力されたI、QシンボルストリームデータI´(8)、Q´(8)に対応する位相誤差データ Δ ϕ (8)を読み出しD/A変換器17へ出力する一方、シンボルクロックCLKSYB が立ち下がっている間、BPSK用の位相誤差テーブル15-1だけをイネーブルとし、該位相誤差テーブル15-1から、シンボルクロックCLKSYB が立ち下がっている間にセレクタ19を介して復調回路1Eから出力されたI、QシンボルストリームデータI(8)、Q(8)に対応する位相誤差データ Δ ϕ (8)の内、上位3ビットの位相誤差データ Δ ϕ (3)を読み出す。

受信信号位相回転角検出回路8Eのディレイ回路90、91、加算器93、セレクタ94、平均化回路95にそれぞれ図1と同様の動作をさせることにより、加算器93と平均化回路95からは、リマッパ7の入力側で見た送信側に対する受信信号位相回転角信号A(3)、AR(3)を出力させることができ、図1の加算器110、レジスタ111を省略し、AR(3)をそのままリマッパ7などに出力することができる。

[0101]

CLK_{SYB} が立ち下がっている間は復調回路1Fから出力されるI、QシンボルストリームデータI(8)、Q(8)が各位相誤差テーブル13、14-1、15-1に入力されるようにしてある。ディレイ回路91には復調回路1Fから出力されるIシンボルストリームデータI(8)のMSBである符号ビットデータi(1)が入力されており、ディレイ回路99には復調回路1Fから出力されるQシンボルストリームデータQ(8)のMSBである符号ビットデータq(1)が入力されている。

[0102]

そして、セレクタ16Dは、受信開始後、伝送構成識別回路9がフレームの多重構成を識別し、かつ、受信信号位相回転角検出回路8Fが受信信号位相回転角を検出するまでは、シンボルクロックCLK $_{SYB}$ が立ち上がっている間、8PSK用の位相誤差テーブル13だけをイネーブルとし、該位相誤差テーブル13から、シンボルクロックCLK $_{SYB}$ が立ち上がっている間にセレクタ19を介してリマッパ7から入力されたI、QシンボルストリームデータI^(8)、Q^(8)に対応する位相誤差データ $_{\Delta\phi}$ (8)を読み出し $_{\Delta\phi}$ 0、数位相誤差テーブル14-1だけをイネーブルとし、該位相誤差テーブル14-1だけをイネーブルとし、該位相誤差テーブル14-1だけをイネーブルとし、該位相誤差テーブル14-1から、シンボルクロックCLK $_{\Delta\phi}$ 3、が立ち下がっている間にセレクタ19を介して復調回路1Fから出力されたI、Qシンボルストリームデータ I(8)、Q(8)に対応する位相誤差データ $_{\Delta\phi}$ 6、8)の内、上位3ビットの位相誤差データ $_{\Delta\phi}$ 6、3)を読み出すようにする。

[0103]

)を読み出しD/A変換器17へ出力する一方、シンボルクロックCLK_{SYB} が立ち下がっている間、QPSK用の位相誤差テーブル14-1だけをイネーブルとし、該位相誤差テーブル14-1から、シンボルクロックCLK_{SYB} が立ち下がっている間にセレクタ19を介して復調回路1Fから出力されたI、QシンボルストリームデータI(8)、Q(8)に対応する位相誤差データムφ(8)の内、上位3ビットの位相誤差データムφ(3)を読み出す。ディレイ回路90、91、99、加算器100、102、バイナリ変換器101、セレクタ103、平均化回路95が図5と同様の動作をすることで、加算器102と平均化回路95からは、リマッパ7の入力側で見た送信側に対する受信信号位相回転角信号A(3)、AR(3)を出力させることができ、図5の加算器110、レジスタ111を省略し、AR(3)をそのままリマッパ7などに出力することができる。

[0104]

また、上記した各実施の形態と変形例では、受信を開始したあと、伝送構成識別回路で伝送構成が識別され、かつ、受信信号位相回転角検出回路で受信信号位相回転角が検出されるまでの間について、搬送波再生回路のセレクタは8PSK用の位相誤差テーブルから読み出した位相誤差データをD/A変換器へ出力するようにしたが、これに代わり、位相誤差=零を示す一定値を出力するようにしても良い。

また、図1、図5、図7、図8中の平均化回路は省略しても良い。

また、図1、図5、図7、図8中の受信信号位相回転角検出回路を、図10中 の受信信号位相回転角検出回路で置き換えるようにしても良い。

[0105]

また、8PSK、QPSK、BPSKの3つの変調方式によるディジタル信号が時間多重されたPSK被変調波を対象としたが、QPSKとBPSKだけを時間多重したPSK被変調波を受信・復調する場合にも同様に適用でき(位相誤差テーブルはQPSK用とBPSK用の2つを用意すれば良い)、或いは、8PSKとQPSKだけを時間多重したPSK被変調波を受信・復調する場合に適用したり(位相誤差テーブルは8PSK用とQPSK用の2つを用意すれば良い)、8PSKとBPSKだけを時間多重したPSK被変調波を受信・復調する場合に

適用することもできる(位相誤差テーブルは8PSK用とBPSK用の2つを用意すれば良い)。

また、復調回路が同期検波により復調動作をする代わりに、準同期検波により復調動作をする場合にも同様に適用することができる。

[0106]

【発明の効果】

本発明によれば、搬送波再生手段の位相誤差テーブルからは、逆位相回転手段で絶対位相化後のI、Qシンボルストリームデータに対応する位相誤差データを読み出すようにしたので、受信信号位相回転角の値にかかわらず、位相誤差テーブルに入力されるI、Qシンボルストリームデータの受信信号点が送信側と同しとなる。このため、搬送波再生手段に設ける位相誤差テーブルは、各変調方式とも1つで済み、搬送波再生手段に備える位相誤差テーブルを減らすことができ、回路構成の大幅な簡略化が可能となる。

【図面の簡単な説明】

【図1】

本発明の第1の実施の形態に係るPSK被変調波受信機の要部の構成を示すブロック図である。

【図2】

図1中の位相回転角判別回路の出力する受信信号位相回転角信号と受信信号位相回転角の関係を示す説明図である。

【図3】

図1中の平均化回路の構成例を示すブロック図である。

【図4】

バイナリ符号とグレイ符号の対応関係を示す説明図である。

【図5】

本発明の第2の実施の形態に係るPSK被変調波受信機の要部の構成を示すブロック図である。

【図6】

図5中のバイナリ変換器の入出力の対応関係を示す説明図である。

【図7】

図1の変形例に係るPSK被変調波受信機の要部の構成を示すブロック図である。

【図8】

図5の変形例に係るPSK被変調波受信機の要部の構成を示すブロック図である。

【図9】

階層化伝送方式におけるフレーム構成例を示す説明図である。

【図10】

従来の階層化伝送方式による PSK被変調波受信機の復調回路周辺の構成を示すブロック図である。

【図11】

PSKマッピングにおける信号点配置を示す説明図である。

【図12】

図10中の搬送波再生回路の一部省略したブロック図である。

【図13】

受信信号点の位相の測り方の説明図である。

【図14】

受信信号位相回転角の測り方の説明図である。

【図15】

8 P S K 用の位相誤差テーブルの説明図である。

【図16】

QPSK用の位相誤差テーブルの説明図である。

【図17】

QPSK用の位相誤差テーブルの説明図である。

【図18】

BPSK用の位相誤差テーブルの説明図である。

【図19】

BPSK用の位相誤差テーブルの説明図である。

【図20】

BPSK用の位相誤差テーブルの説明図である。

【図21】

BPSK用の位相誤差テーブルの説明図である。

【図22】

図10中の同期検出/再生回路のブロック図である。

【図23】

BPSKデマッピングを説明するための説明図である。

【図24】

図22中の同期検出回路の構成を示す回路図である。

【図25】

図22中のBPSKデマッパの構成を示す回路図である。

【図26】

図10中の0°/180°位相回転回路通過前後のフレーム同期信号の信号点配置図である。

【図27】

図10中の位相判定回路が用いる受信信号位相回転角判別テーブルの説明図である。

【符号の説明】

1C、1D、1E、1F 復調回路

2 フレーム同期検出/再生回路

7 リマッパ

8C、8D、8E、8F 受信信号位相回転角検出回路

9 伝送構成識別回路

100、10D 搬送波再生回路

11 VCO

12 90°移相器

13、14-1、15-1 位相誤差テーブル

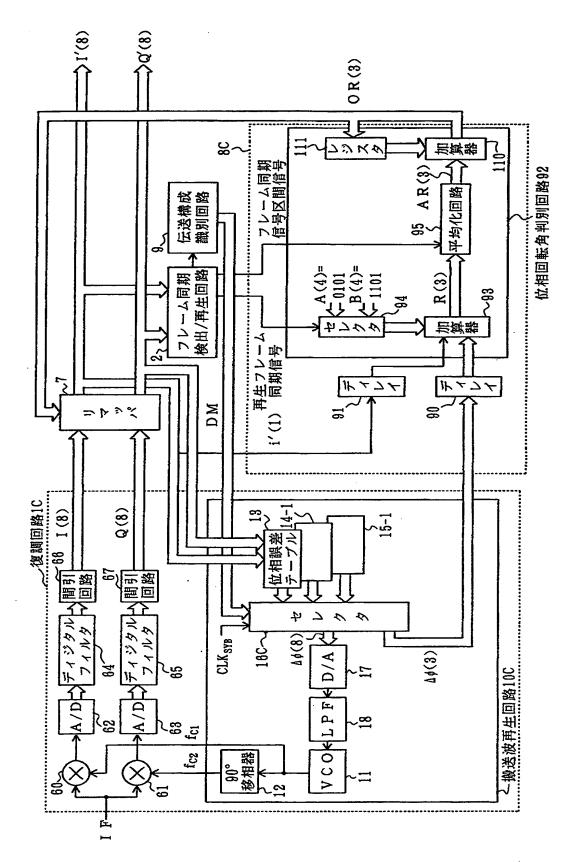
16C、16D、19、94、103 セレクタ

- 90、91、99 ディレイ回路
- 92、92B、92E、92F 位相回転角判別回路
- 93、100、102、110 加算器
- 9 5 平均化回路
- 101 バイナリ変換器
- 111 レジスタ

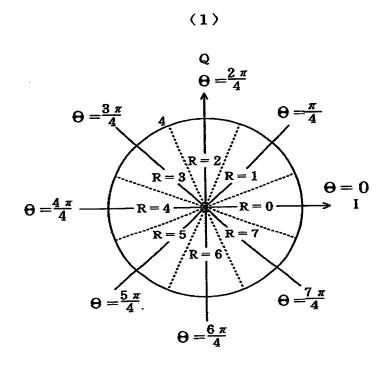
【書類名】

図面

【図1】



【図2】



R (3) θ \mathbf{R} $0\ 0\ 0$ 0 001 $\pi/4$ 1 2 010 2π/4 011 $3\pi/4$ 3 4 100 5 101 $5\pi/4$ 6 110 6 π / 4

7

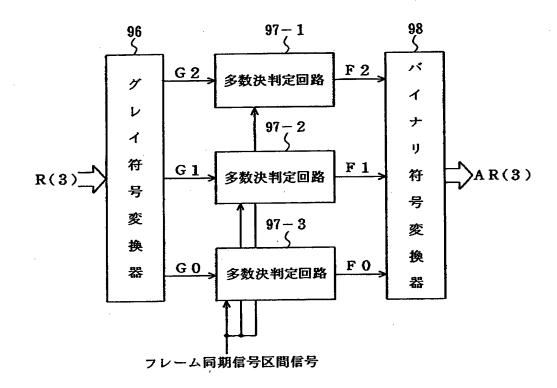
 $7\pi/4$

111

(2)

【図3】

平均化回路95





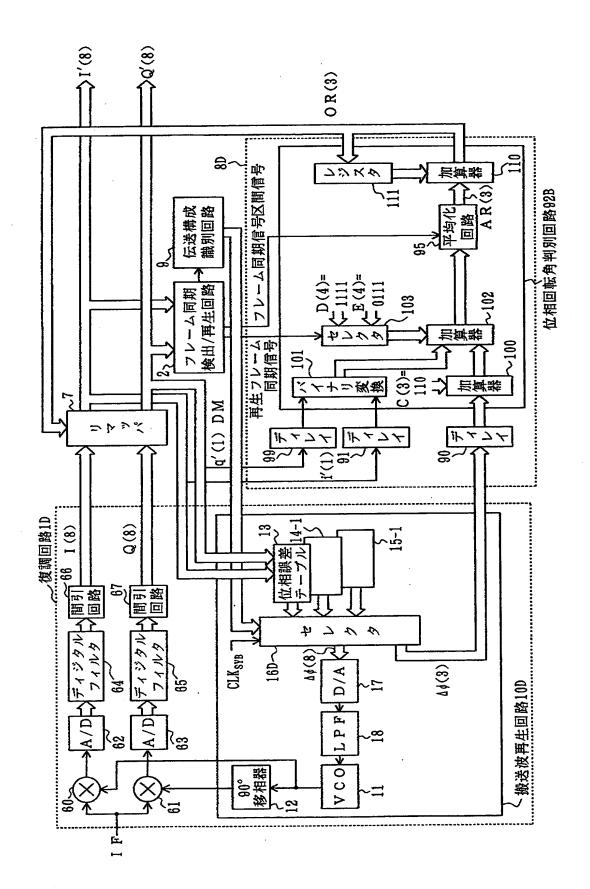
(a)

入力	出力
000	000
001	0 0 1
010	011
011	010
100	110
101	111
110	101
111	100

(b)

入力	出力
000	000
001	001
011	010
010	011
110	100
111	101
101	110
100	111

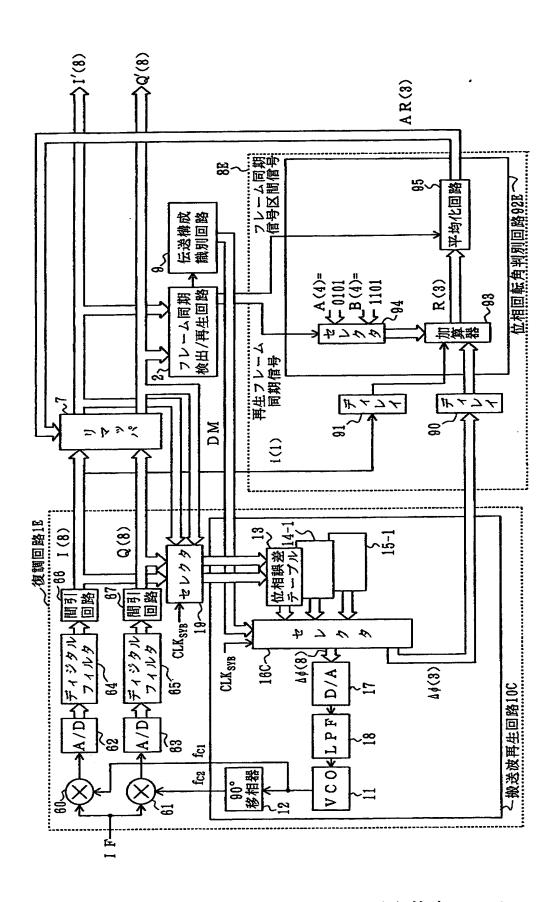




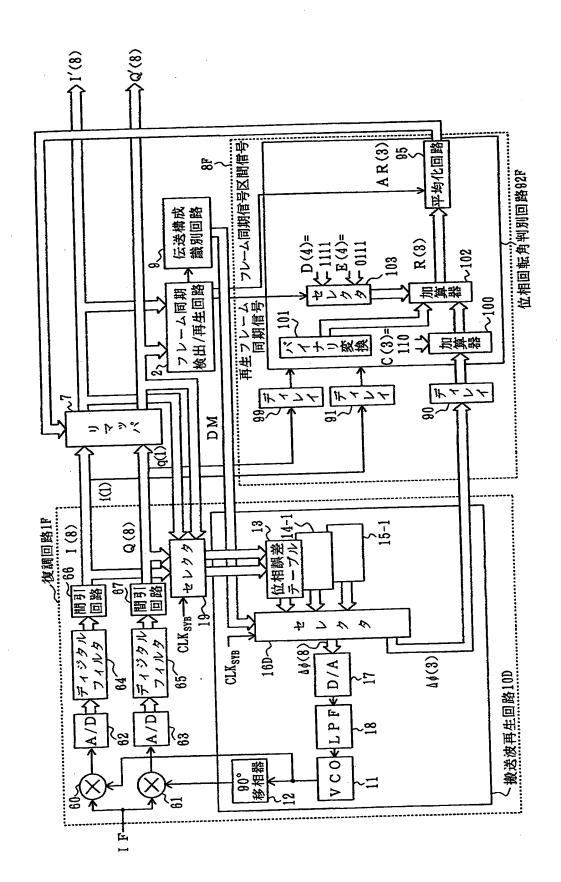
【図6】

入力 (q(1) i(1))	出力
0 0	0 0
0 1	0 1
11	10
1 0	11

[図7]



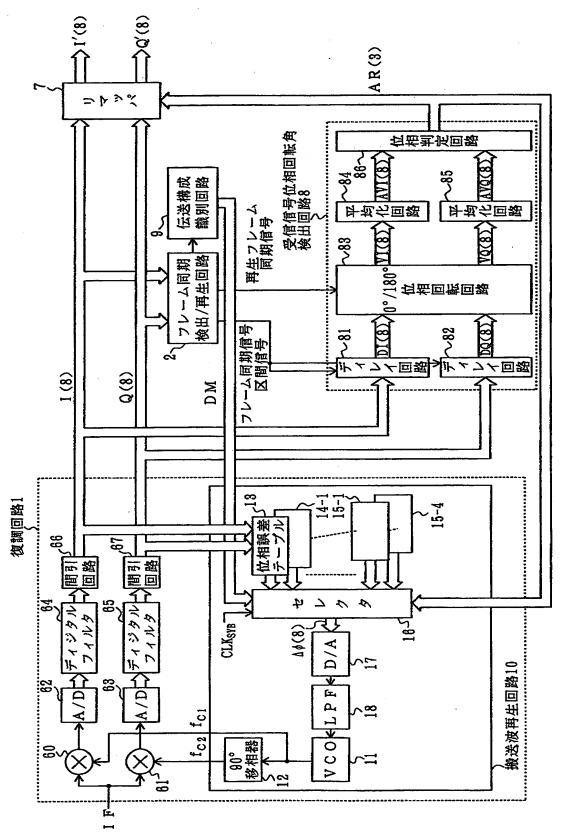
【図8】



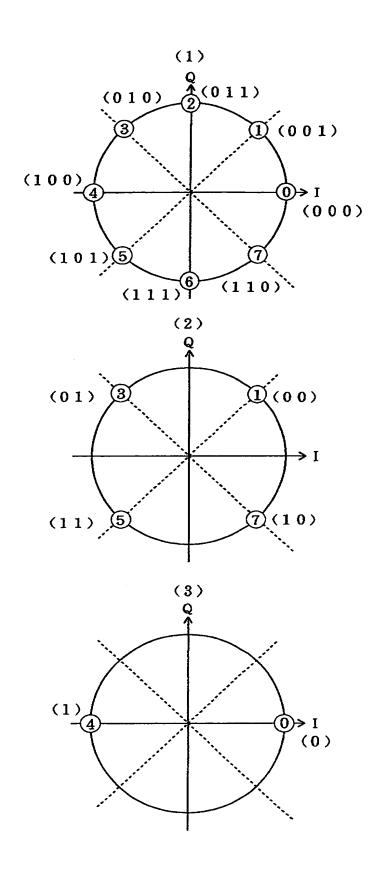
[図9]

00.40 BS മഗ 4 (QPSK) QPSK QPSK 主倡号 土爾母 203 203 മു **600 YVX** മഗ ゼ 4 (QPSK) QPSK QPSK 主信号 主信号 203 203 (5)4 മഗ **60.48** 4 മഗ 1 フレーム (39938 シンボル) 1 フレーム (39936 ツンボル) C8PSK) 8 PSK SK 土侖号 主信号 203 203 ۵. TC E ထတ 7 00.4X ゼ മഗ (TC8PSK) C8PSK × 主信号 主信号 203 PS 203 ∞ メーパー ファーム 登別衛忠 BPSK メーパー ソレーム 観別価事 (BPSK) 32 ツソボラ ツソボラ (BPSK) TMCC TMC BPS PS CLKSYB 128 128 フレーム同期信号 BPSK フレーム同期信号 (BPSK) 32 32 変調方式 識別信号 DM 復調回路の 出力

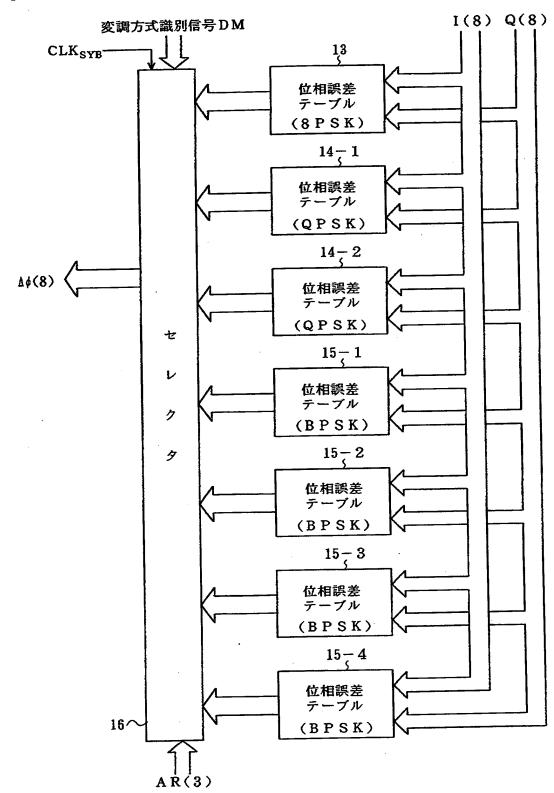




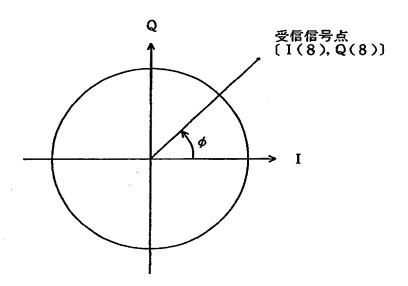
【図11】



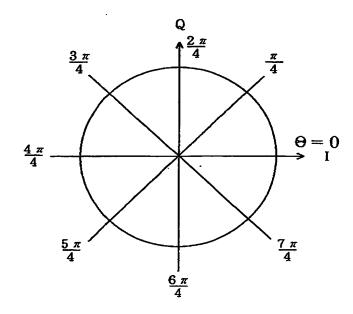
【図12】



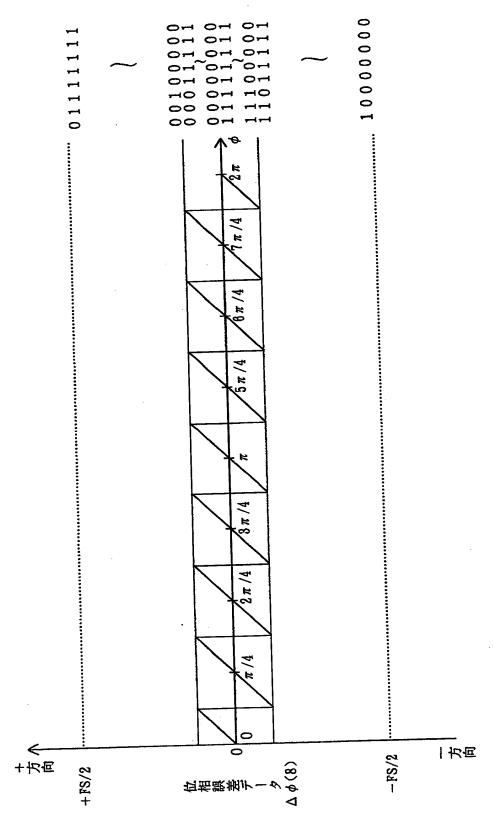
【図13】



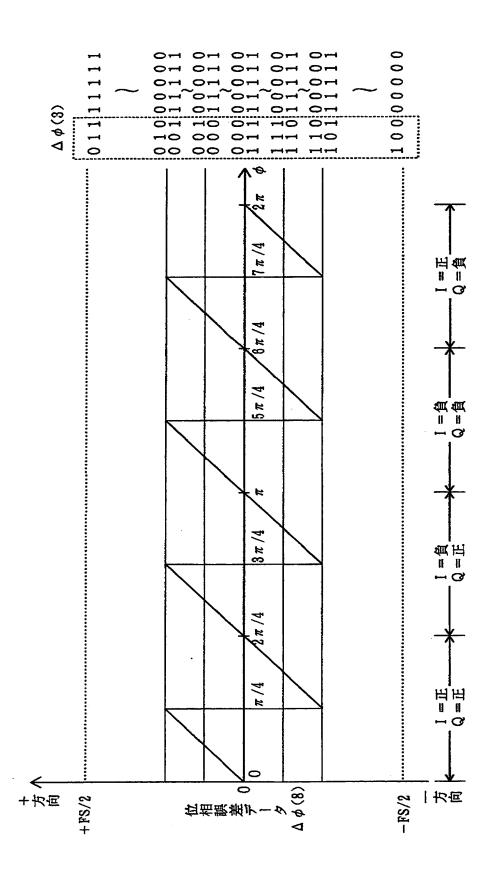
【図14】



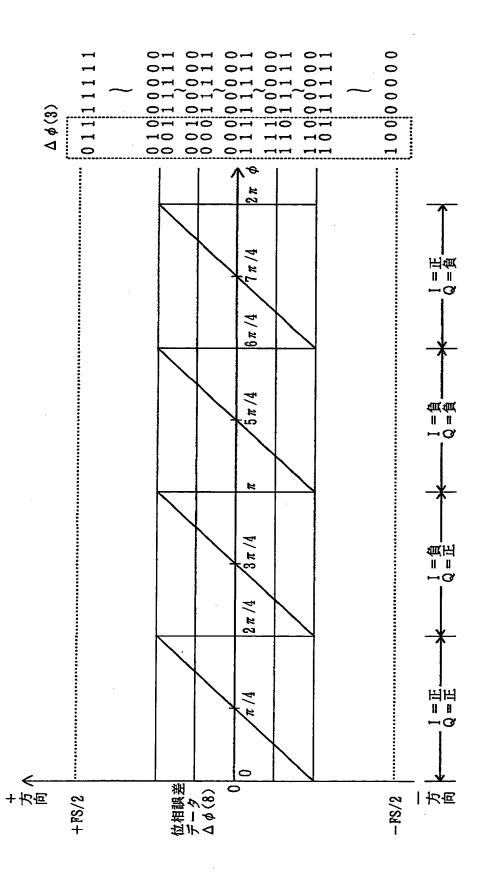
【図15】



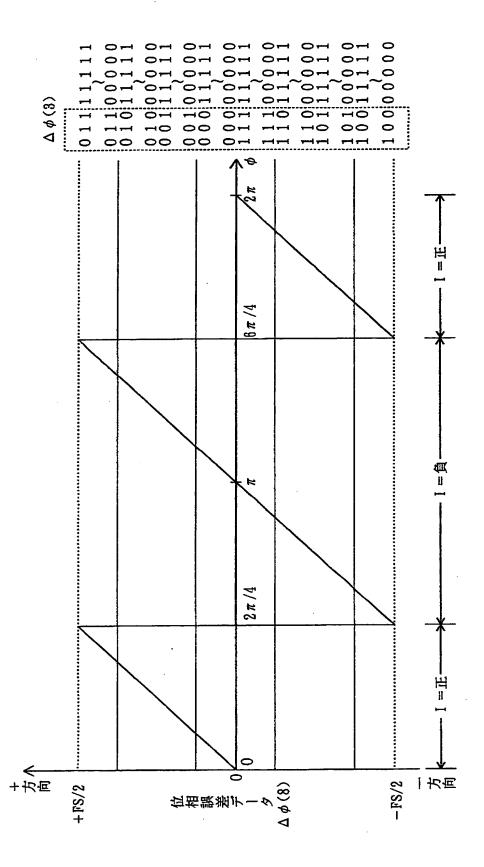
【図16】



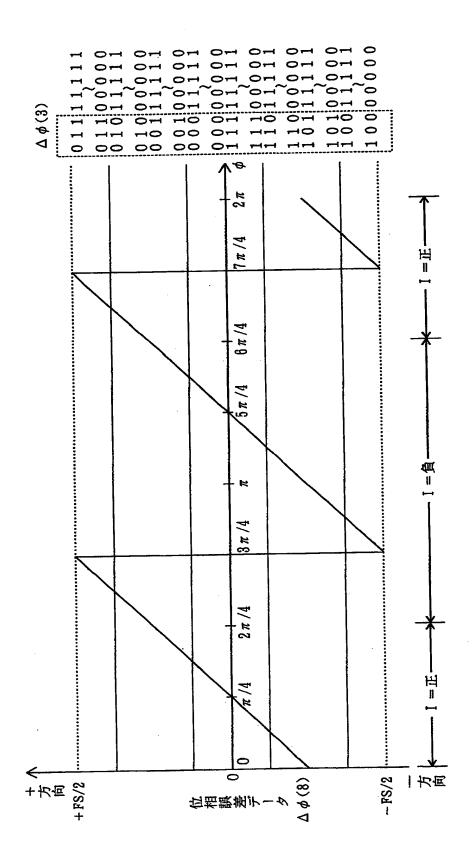
【図17】



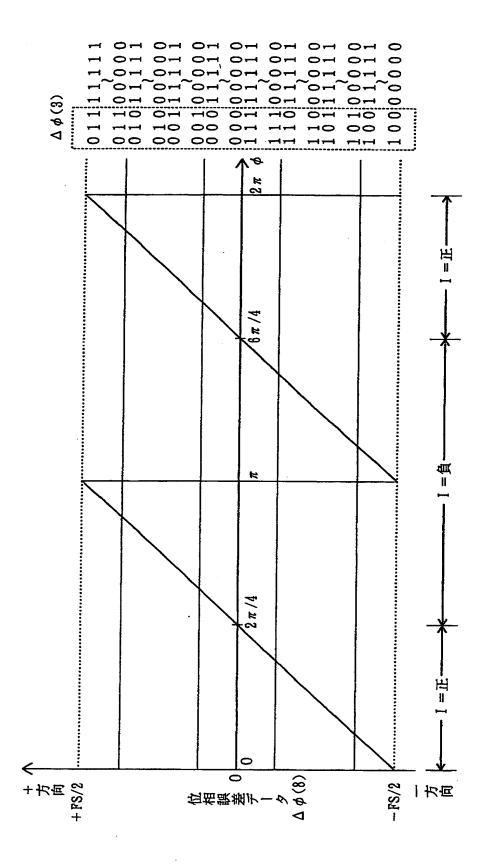
【図18】



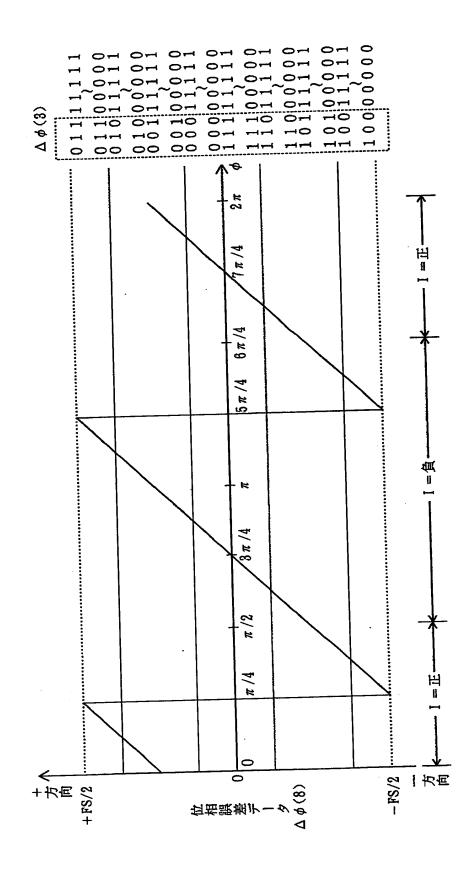
【図19】







【図21】



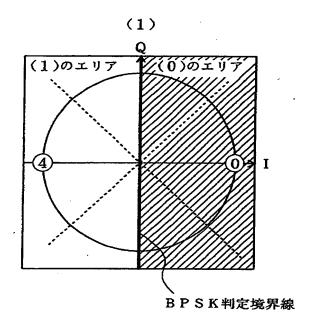
【図22】

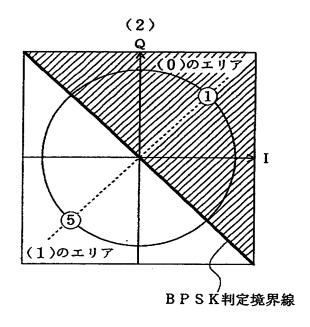
フレーム同期検出/再生回路2

再生フレーム 同期信号 FSYNC フレーム 同期信号 発生器 フレーム 同期パルス フレーム同期信号区間信号 S 同期回路 フレーム SYNA OR イード 盤回 SYNA2 S X N A 3 SYNA6 SYNAO SYNA7 YNA SYNA SYNA S 同期検出回路 同期検出回路 同期檢出回路 同期檢出回路 同期検出回路 同期検出回路 同期検出回路 同期検出回路 42 45 46% \$ B 0 S က ဗ α B M Ω B 四 Ω BPSK デマッパ 恕 ა) (%) I (8)

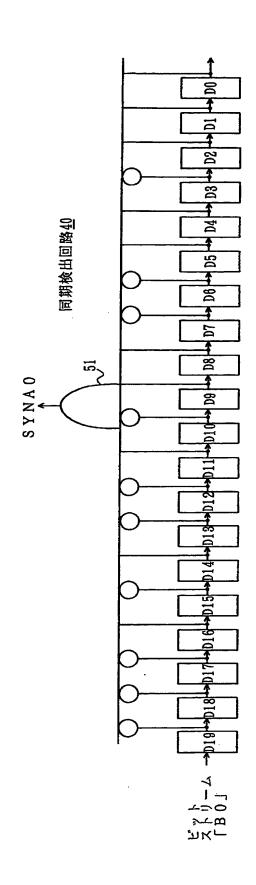
出証特平11-3001294

【図23】



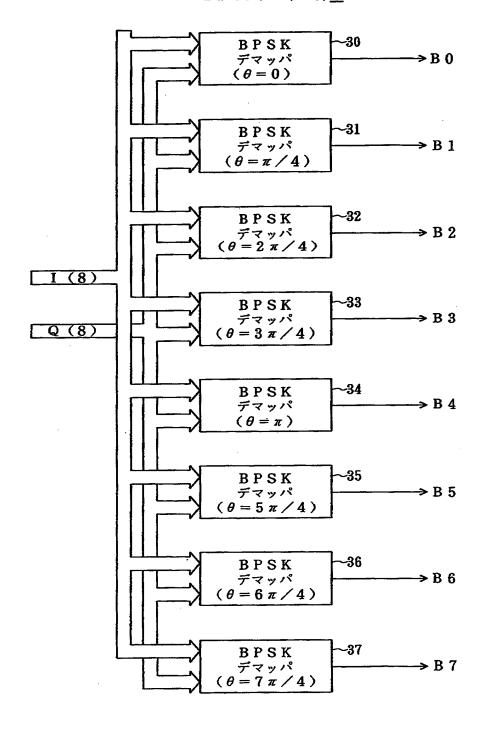




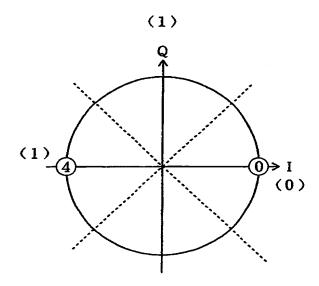


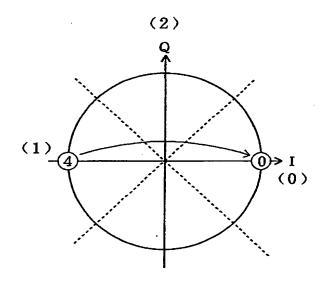
【図25】

BPSKデマッパ部<u>3</u>

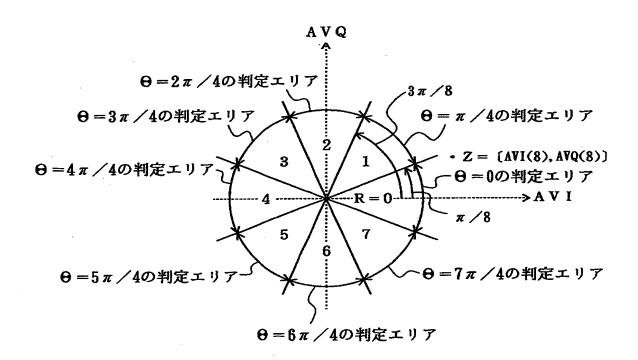














【書類名】

要約書

【要約】

【課題】 回路規模を小さくできるようにする。

【解決手段】 BPSK、8PSKの多重PSK 被変調波の受信を開始すると、復調回路1C のセレクタ16C は、変調方式別に設けた内、BPSK用の位相誤差テーブルから、絶対位相化を行うリマッパ7の出力I′、Q′に対応する位相誤差データの上位3 ビット Δ φ (3) を読み出す。受信信号位相回転角検出回路8Cは、Δ φ (3) とリマッパ7の出力のI′のMSB から、受信シンボルストリームのフレーム同期信号のビット(1) に相当する部分の位相回転角を検出し、リマッパ7に出力し、絶対位相化を行わせる。セレクタ16C は、伝送構成識別回路9で識別された変調方式に応じた位相誤差テーブルからリマッパ7から出力された絶対位相化後の受信シンボルストリームに対応する位相誤差データを読み出してD/A 変換器17に出力し、直交検波用の搬送波の位相を修正し、受信信号点を送信信号点に対し一定位相とさせる。

【選択図】 図1



【書類名】

職権訂正データ

【訂正書類】

特許願

<認定情報・付加情報>

【特許出願人】

【識別番号】

000003595

【住所又は居所】

東京都渋谷区道玄坂1丁目14番6号

【氏名又は名称】

株式会社ケンウッド

【代理人】

申請人

【識別番号】

100088063

【住所又は居所】

東京都八王子市北野町24番地の1 共立リライア

ンス子安 I I 3 0 8 号室 坪内特許事務所

【氏名又は名称】

坪内 康治





出願人履歴情報

識別番号

[000003595]

1. 変更年月日

1994年 9月26日

[変更理由]

住所変更

住 所

東京都渋谷区道玄坂1丁目14番6号

氏 名

株式会社ケンウッド

This Page Blank (uspto)